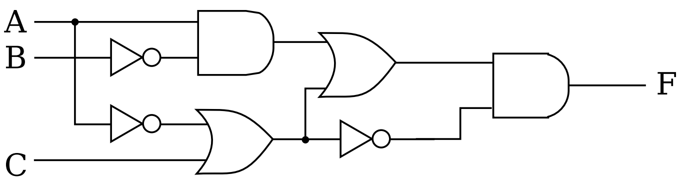
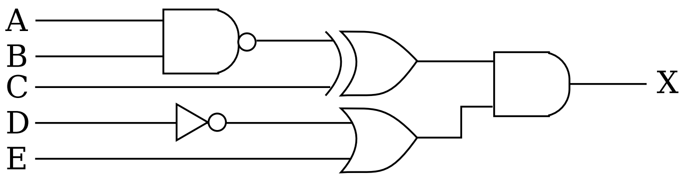
Circuitos Digitais – Terceira Lista de Exercícios

Questão 1. (a) Mostre que as operações lógicas NOT, AND e OR podem ser construídas usando-se apenas portas NAND. (b) Idem, usando portas NOR.

Questão 2. Para cada um dos circuitos abaixo: (a) Determine uma expressão lógica para X a partir do circuito digital abaixo. (b) Simplifique a expressão lógica e construa um circuito equivalente a partir da expressão simplificada. (c) Construa um circuito equivalente usando apenas portas NAND.



Circuito 1



Circuito 2

Questão 3. Construa um circuito digital equivalente:

(a) $X = AB + CDE$

(b) $X = A + (B + CD) \cdot (B + A)$

(c) $F = (A + B) \cdot (C + D) \cdot E$

(d) $Y = A \cdot B \cdot (C + D) + E$

(e) $Y = (A + B) \cdot (C + D) + E$

(f) $Z = A + (BC + DE) + FG + H$

(g) $X = A(B \oplus C)$

(h) $X = (\overline{A + B})(C \oplus (A + \overline{D}))$

(i) $X = B\overline{C}A + \overline{(\overline{C} \oplus D)}$

(j) $X = ((A + \overline{\overline{B} \oplus D}) \cdot (\overline{C} + A) + B) \cdot \overline{A + B}$

(k) $X = A \oplus B + \overline{C}B + \overline{A}$

Questão 4. Simplifique os mapas de Karnaugh abaixo, escreva a expressão equivalente na **forma mínima de soma de produtos** e faça o circuito digital equivalente.

(a)

$x \backslash yz$	00	01	11	10
0	1	0	0	1
1	1	0	1	1

(b)

$xy \backslash zw$	00	01	11	10
00	1	1	0	1
01	1	0	0	1
11	1	0	0	1
10	1	1	0	1

(c)

$ab \backslash cd$	00	01	11	10
00	1	0	0	1
01	0	0	1	0
11	0	1	0	0
10	1	0	0	1

(d)

$gh \backslash ij$	00	01	11	10
00	0	1	1	0
01	1	0	0	1
11	1	0	0	1
10	0	1	1	0

(e)

$gh \backslash ij$	00	01	11	10
00	0	1	1	0
01	1	1	1	1
11	1	1	1	1
10	0	1	1	0

Questão 5. Obtenha uma expressão simplificada para cada função abaixo e monte o circuito digital correspondente:

(a)

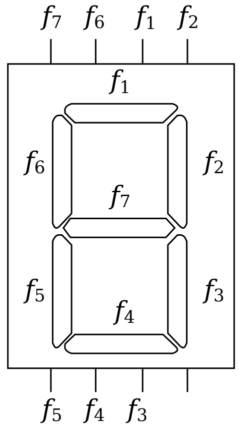
A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

(b)

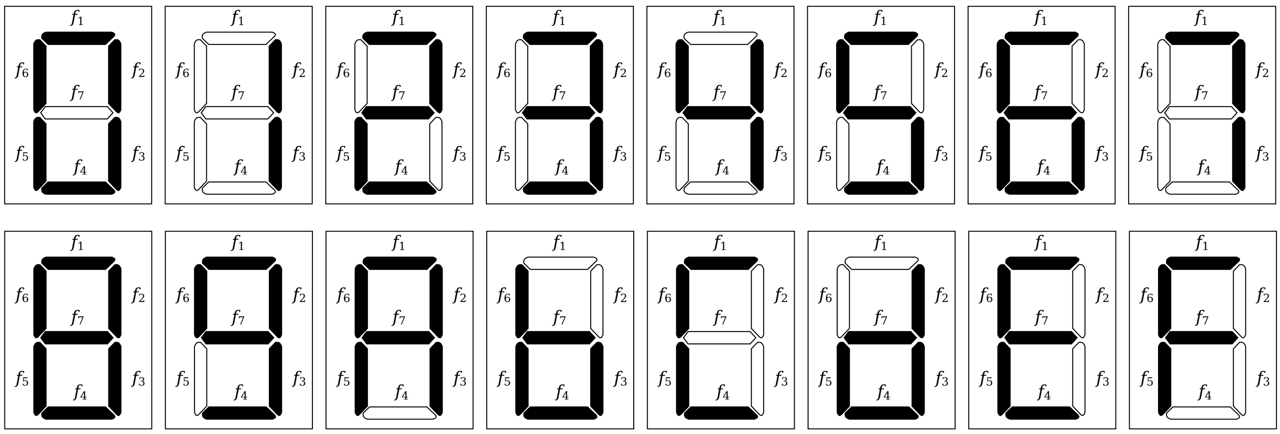
A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

Questão 6. para cada uma das expressões que possuam até 4 variáveis na questão 3, faça o mapa de Karnaugh , efetue as simplificações possíveis, escreva-as na forma mínima de soma de produtos e construa o circuito digital equivalente.

Questão 7. Um display de 7 segmentos é um componente eletrônico que possui 7 lâmpadas $f_1, f_2, \ldots, f_7$ que acendem para representar os algarismos hexadecimais de 0 até 9 e de A até F. As lâmpadas estão dispostas da seguinte maneira:



Cada algarismo hexadecimal é representado por uma combinação de luzes acesas e apagadas, como pode ser visto abaixo:



Cada algarismo em hexadecimal pode ser representado por um conjunto de 4 dígitos d_3, d_2, d_1, d_0, da seguinte forma:

algarismo	d_3	d_2	d_1	d_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
$\vdots$		$\vdots$		
9	1	0	0	1
A	1	0	1	0
B	1	0	1	1
$\vdots$		$\vdots$		
F	1	1	1	1

Projete os 7 circuitos digitais que tenham como entada um algarismo hexadecimal em sua representação binária $d_3d_2d_1d_0$, e que produzem, cada um, uma saída f_i (onde $i = 1 \ldots 7$), apropriada para um display de 7 segmentos. Para facilitar, projete e desenhe separadamente cada circuito; antes de desenhar o circuito, simplifique as expressões lógicas para cada f_i usando mapas de Karnaugh (dica: represente diretamente a tabela verdade já como mapa de Karnaugh para economizar tempo e espaço).

Questão 8. (a) Quantas e quais portas lógicas são usadas em um somador *ripple carry* de n bits que não recebe *carry* para fazer a soma dos dois algarismos menos significativos? (b)

Quantas e quais portas lógicas são usadas em um somador completo *ripple carry* de n bits (que recebe *carry* para fazer a soma dos dois algarismos menos significativos)? Separe as portas lógicas com 2 entradas das de 3 entradas.

Questão 9. Como você juntaria somadores completos de 4 bits para fazer um somador completo de 32 bits?

Questão 10. Faça o diagrama de um circuito digital para um subtrator de n bits. Você possui à disposição: um somador completo de n bits; portas NOT.

Questão 11. Monte um somador binário para números de 5 bits no Logisim, usando 5 somadores completos de 1 bit. Faça as somas abaixo usando a representação de complemento de 2 (manualmente e no Logisim) e interprete os resultados:

a) $(+3) + (+6)$	b) $(-3) + (+6)$	c) $(+3) + (-6)$	d) $(-3) + (-6)$
e) $(+7) + (+9)$	f) $(-7) + (+9)$	g) $(+7) + (-9)$	h) $(-7) + (-9)$
i) $(-8) + (-9)$			

Nas questões a seguir, represente os somadores, subtratores, decodificadores e multiplexadores como módulos. Use representação de barramentos quando possível.

Questão 12. Seja $X = x_{n-1}x_{n-2}\ldots x_1x_0$ uma palavra de n bits que representa um número inteiro com sinal no formato de complemento de 2. Faça um circuito digital com n entradas e 3 saídas:

- $f_{X<0}$, que é 1 se X representa um número negativo, 0 caso contrário
- $f_{X=0}$, que é 1 se X representa o número zero, 0 caso contrário
- $f_{X>0}$, que é 1 se X representa um número positivo, 0 caso contrário

Questão 13. Faça um circuito digital com $2n$ entradas e 3 saídas $f_{B<A}$, $f_{B>A}$ e $f_{B=A}$ que são 1, respectivamente, se $B < A$ ou $B > A$ ou $B = A$, onde A, B são palavras de n que representam números inteiros com sinal no formato de complemento de 2.

- Dica: qual é o sinal de $B - A$?

$$B - A \text{ é } \begin{cases} \textbf{negativo} \text{ se, e somente se, } B < A \\ = 0 \text{ se, e somente se, } B = A \\ \textbf{positivo} \text{ se, e somente se, } B > A \end{cases}$$

Questão 14. Faça um circuito para detectar *overflow* em uma operação de (a) soma e (b) subtração entre duas palavras de n bits que representam inteiros com sinal no formato complemento de dois.

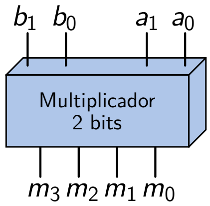


Figura 1: Multiplicador para dois números de 2 bits cada um

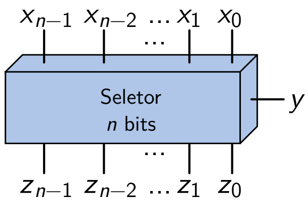


Figura 2: Seletor

Questão 15. Sem usar blocos somadores/subtratores, faça o diagrama do circuito digital (representado como "caixa-preta" na Fig. 1) que calcula o produto de dois números inteiros sem sinal com dois bits cada um. Esse circuito terá 4 entradas e 4 saídas.

Questão 16. Faça o diagrama do circuito digital (representado como "caixa-preta" na Fig. 2) com $n + 1$ entradas, $x_{n-1}, x_{n-2}, \ldots, x_1, x_0, y$ e n saídas $z_{n-1}, z_{n-1}, \ldots, z_1, z_0$ tal que:

$$\text{para todo } i \text{ entre } 0 \text{ e } n-1,\ z_i = \begin{cases} 0 \text{ se } y = 0 \\ x_i \text{ se } y = 1 \end{cases}$$

(resolva primeiro para 1, 2, 3, ...)

Questão 17. (a) Faça um multiplicador para dois números sem sinal de dois bits cada, agora usando blocos somadores. (b) Idem, mas agora para números de n bits sem sinal (pode ajudar se você pensar nos casos particulares primeiro: $n = 3$, $n = 4$, ...)

Questão 18. Faça os diagramas dos circuitos para os codificadores 2 para 1, 4 para 2 e 8 para 3 com entradas: (a) ativas em nível alto; (b) ativas em nível baixo.

Questão 19. (a) Construa um MUX 16×1 com multiplexadores 4×1. (b) Construa um MUX 16×1 com multiplexadores 2×1.

Questão 20. Faça os circuitos para os demultiplexadores: (a) 1×2; (b) 1×4; (c) 1×8; (d) 1×16. Dica: use decodificadores.

Questão 21. (a) Construa um circuito digital que transforme uma palavra de n bits contendo um inteiro com sinal no formato sinal-magnitude para o formato complemento de dois. (b) Construa um circuito que faça a conversão contrária. Para facilitar, ignore em (a) e (b) os casos em que a conversão possa resultar em *overflow*. Os blocos lógicos disponíveis para utilização são: somador de n bits, bitwise AND/OR/NOT de n bits, MUX 2×1 de n bits e portas lógicas AND/OR/NOT/NAND/NOR/XOR/XNOR.

Questão 22. (a) Construa um circuito digital que converta uma palavra de 4 bits contendo um inteiro com sinal no formato complemento de dois para 8 bits, no mesmo formato. (b) Construa um circuito digital que converta uma palavra de 8 bits contendo um inteiro com sinal no formato complemento de dois para 4 bits, no mesmo formato. (c) Generalize os circuitos em (a) e (b) para fazer as conversões de n para $2n$ bits e vice-versa. Para facilitar, ignore em (a), (b) e (c) os casos em que a conversão possa resultar em *overflow*. Os blocos lógicos disponíveis para utilização são: somador de n bits, bitwise AND/OR/NOT de n bits, MUX 2×1 de n bits e portas lógicas AND/OR/NOT/NAND/NOR/XOR/XNOR.

Questão 23. Construa um circuito digital com 7 entradas $a_5 \ldots a_0$, op e 6 saídas $s_5 \ldots s_0$ tais que:

- $a_5 \ldots a_0$ representa um número inteiro sem sinal A em 6 bits;
- op indica a operação a ser executada: se $op = 0$, obtém o resultado da multiplicação $2A$ (apenas os 6 bits menos significativos); se $op = 1$, obtém o quociente inteiro da divisão $A/2$
- $s_5 \ldots s_0$ é o resultado da operação

Os blocos lógicos disponíveis para utilização são: somador de n bits, bitwise AND/OR/NOT de n bits, MUX 2×1 de n bits e portas lógicas AND/OR/NOT/NAND/NOR/XOR/XNOR.
(dica: o que acontece quando multiplicamos um número em binário por 2? e quando dividimos por 2?)

Questão 24. Construa um circuito com:

- 8 entradas de dados b_3, b_2, b_1, b_0, a_3, a_2, a_1, a_0
- 2 entradas de seleção Op_1, Op_0
- 4 saídas s_3, s_2, s_1, s_0

tal que

$$(s_3 s_2 s_1 s_0)_2 = \begin{cases} (b_3 b_2 b_1 b_0)_2 + (a_3 a_2 a_1 a_0)_2 & \text{se } (Op_1 Op_0)_2 = 0 \\ (b_3 b_2 b_1 b_0)_2 - (a_3 a_2 a_1 a_0)_2 & \text{se } (Op_1 Op_0)_2 = 1 \\ (a_3 a_2 a_1 a_0)_2 + 1 & \text{se } (Op_1 Op_0)_2 = 2 \\ (a_3 a_2 a_1 a_0)_2 - 1 & \text{se } (Op_1 Op_0)_2 = 3 \end{cases}$$

Todas as operações são com números sem sinal. Desconsidere os casos em que há overflow.

Questão 25. Construa um circuito digital com $2n + 1$ entradas $a_{n-1} \ldots a_0$, $b_{n-1} \ldots b_0$, op e $n + 1$ saídas $s_{n-2} \ldots s_0$, err tais que:

- $A = a_{n-1} a_{n-2} \ldots a_0$ e $B = b_{n-1} b_{n-2} \ldots b_0$ são dois números com n bits em binário em complemento a 2 (os bits mais significativos, respectivamente a_{n-1} e b_{n-1}, indicam o sinal);

- op indica a operação a ser executada: se $op = 0$, então é feita a soma $A + B$; se $op = 1$ então é feita a subtração $A - B$;

- $s_{n-1} \dots s_0$ é o resultado da operação, com n bits, em complemento a 2 (s_{n-1} indica o sinal);

- err é um indicador de *overflow* ou *underflow*. Ele será 1 se a soma $A + B$ excede $n - 1$ bits ou se a subtração $A - B$ resulta em um número menor do que -2^{n-1} (condição de *underflow*, o resultado não pode ser representado em n bits usando complemento a 2).

Os blocos lógicos disponíveis para utilização são: somador de n bits, bitwise AND/OR/NOT de n bits, MUX 2×1 de n bits e portas lógicas AND/OR/NOT/NAND/NOR/XOR/XNOR.