

# AULA 13: CIRCUITOS DIGITAIS SEQUENCIAIS – FLIP-FLOPS

## CIRCUITOS DIGITAIS

Rodrigo Hausen

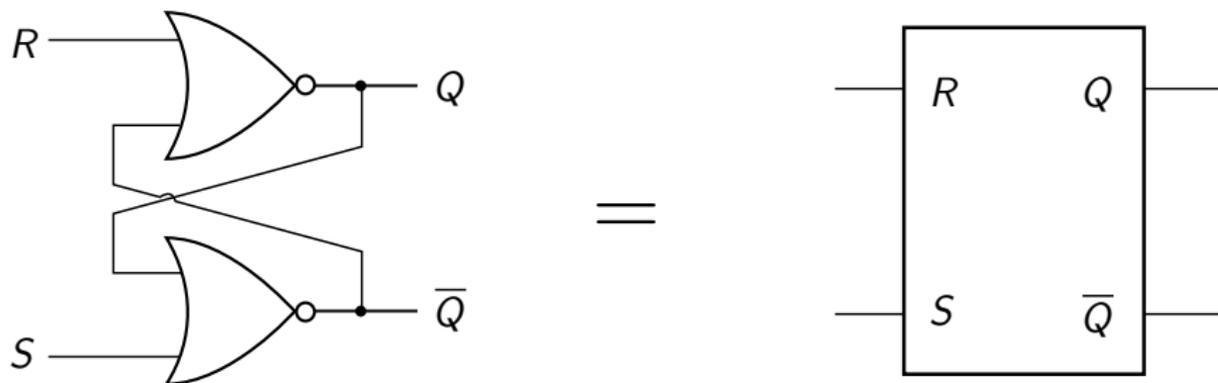
CMCC – UFABC

11 e 13 de março de 2013

<http://compscinet.org/circuitos>

# RELEMBRANDO LATCHES

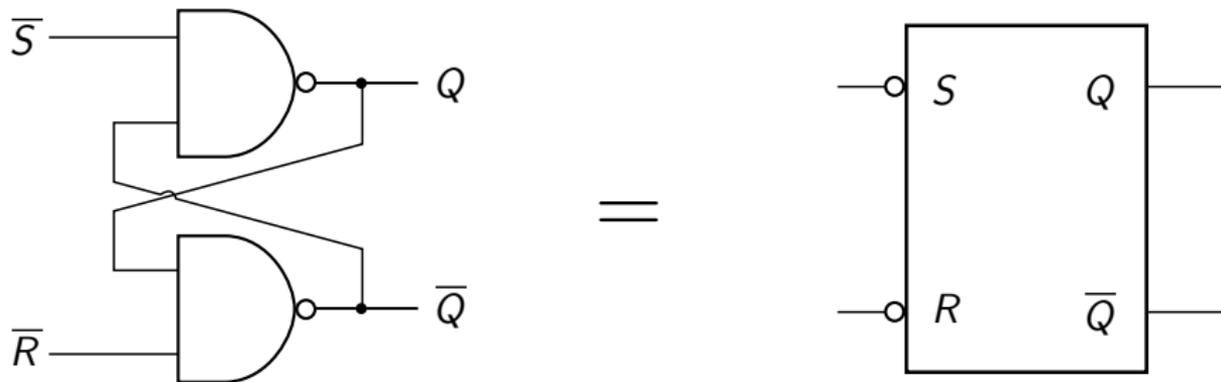
## Latch do tipo R-S (Reset-Set)



R	S	$Q_i$	$\bar{Q}_i$	
1	0	0	1	(reset Q)
0	1	1	0	(set Q)
0	0	$Q_{i-1}$	$\bar{Q}_{i-1}$	(mantém Q)
1	1	X	X	(estado proibido)

# RELEMBRANDO LATCHES

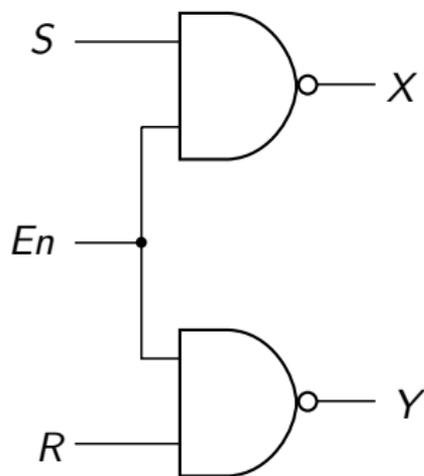
Latch do tipo  $\bar{S}\bar{R}$  (set-reset com entradas ativas em nível baixo)



$\bar{S}$	$\bar{R}$	$Q_i$	$\bar{Q}_i$	
1	0	0	1	(reset $Q$ )
0	1	1	0	(set $Q$ )
1	1	$Q_{i-1}$	$\overline{Q_{i-1}}$	(mantém $Q$ )
0	0	X	X	(estado proibido)

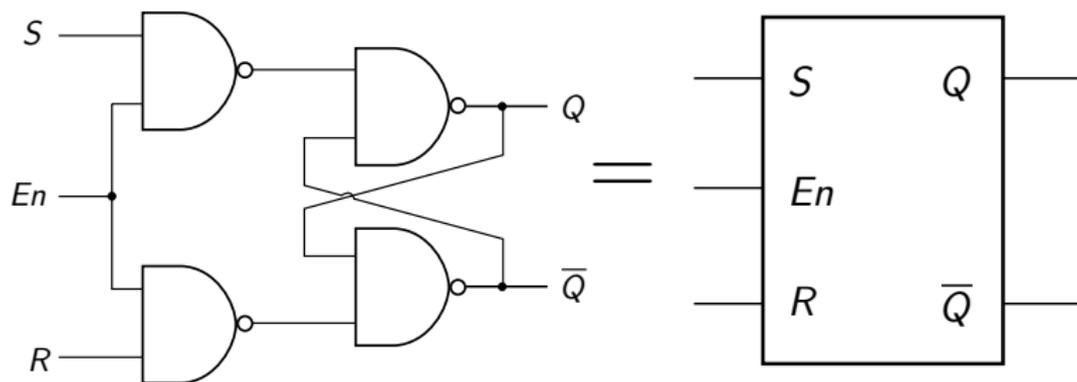
# RELEMBRANDO LATCHES

## Circuito de Habilitação (enable)



# RELEMBRANDO LATCHES

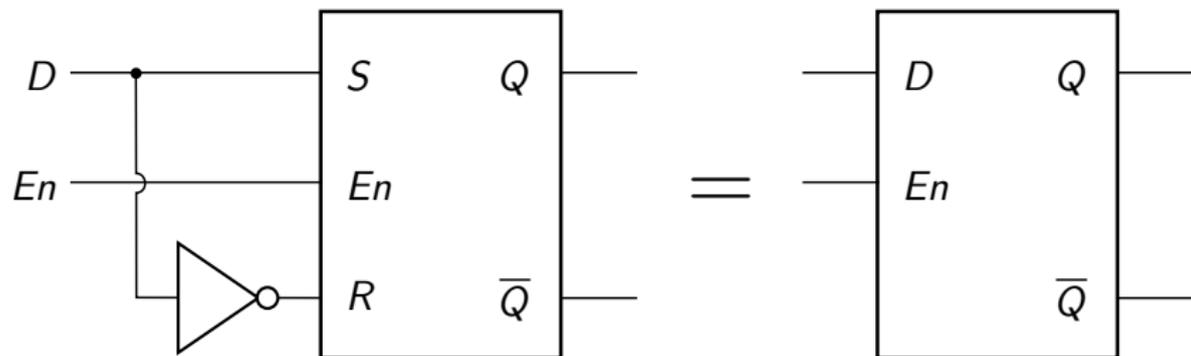
## Latch do tipo $S$ - $R$ com enable



$En$	$S$	$R$	$Q_i$	
1	0	1	0	(reseta $Q$ )
1	1	0	1	(seta $Q$ )
1	0	0	$Q_{i-1}$	(mantém $Q$ )
1	1	1	X	(proibido)
0	?	?	$Q_{i-1}$	(mantém $Q$ , não importa $R$ nem $S$ )

# RELEMBRANDO LATCHES

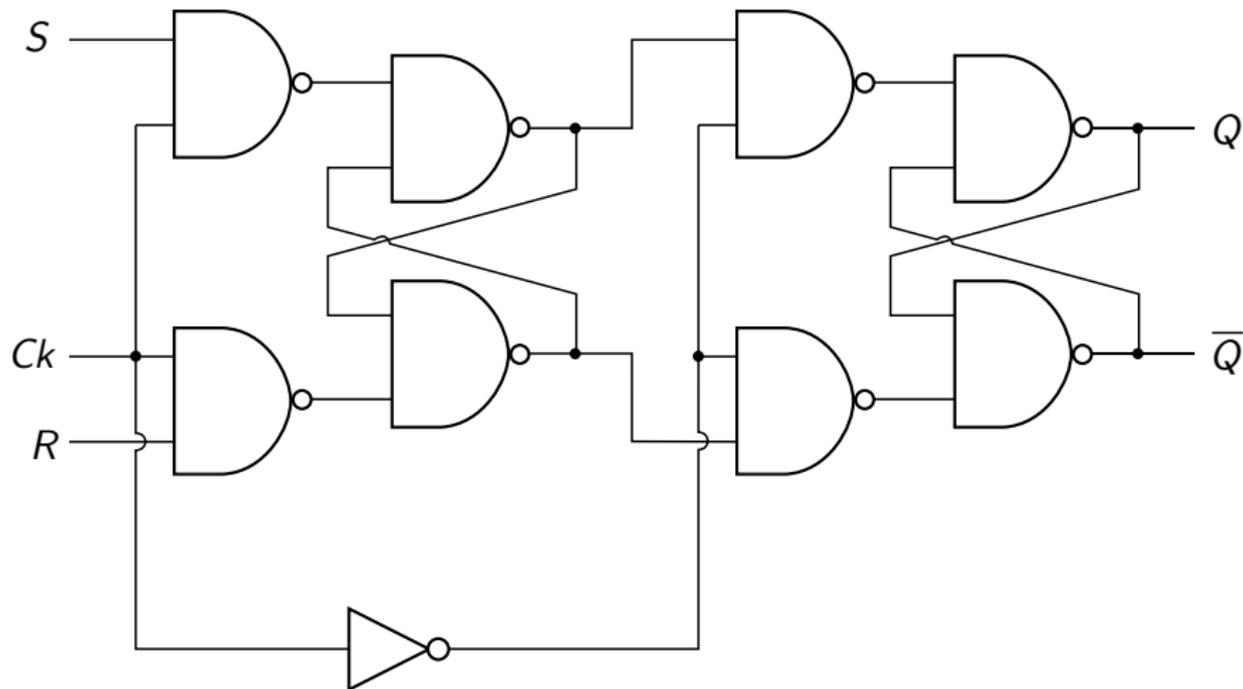
## Latch do tipo $D$ (data)



$D$	$En$	$Q_i$	
0	1	0	(reset)
1	1	1	(set)
?	0	$Q_{i-1}$	(mantém, sem se importar com $D$ )

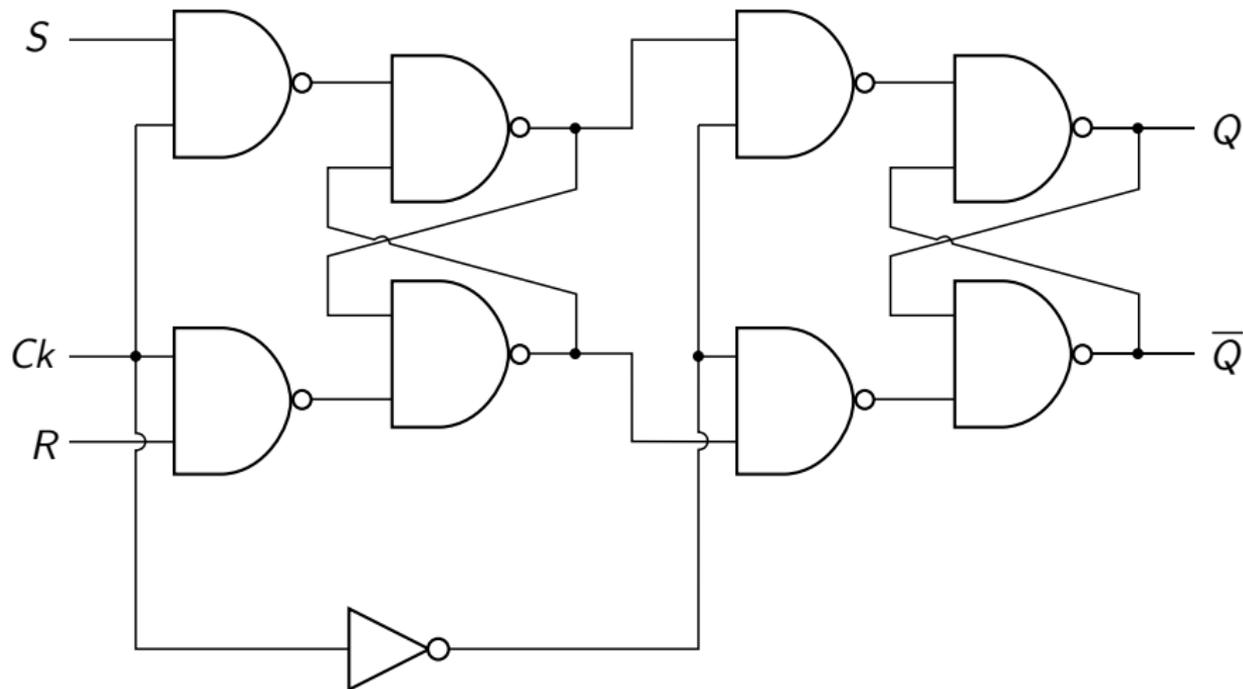
# FLIP-FLOPS

- Analise o comportamento do circuito abaixo.



# FLIP-FLOPS

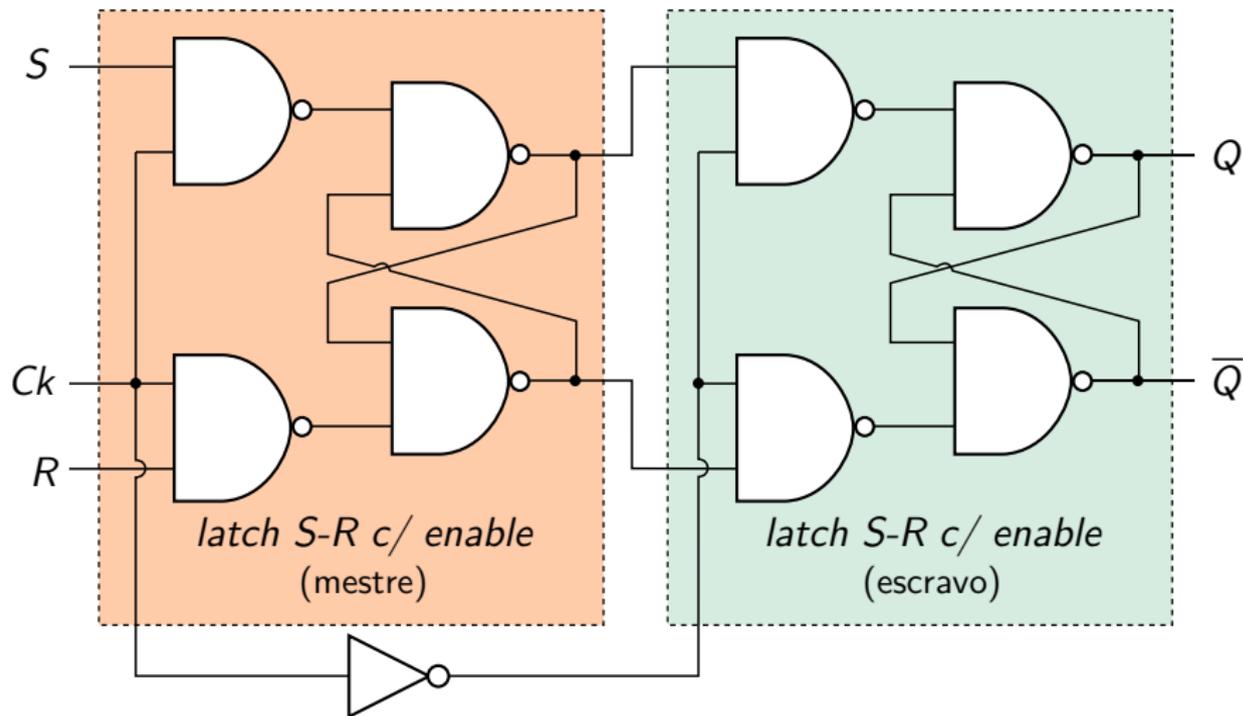
- Analise o comportamento do circuito abaixo.



(Primeiro conselho: **"DON'T PANIC"**)

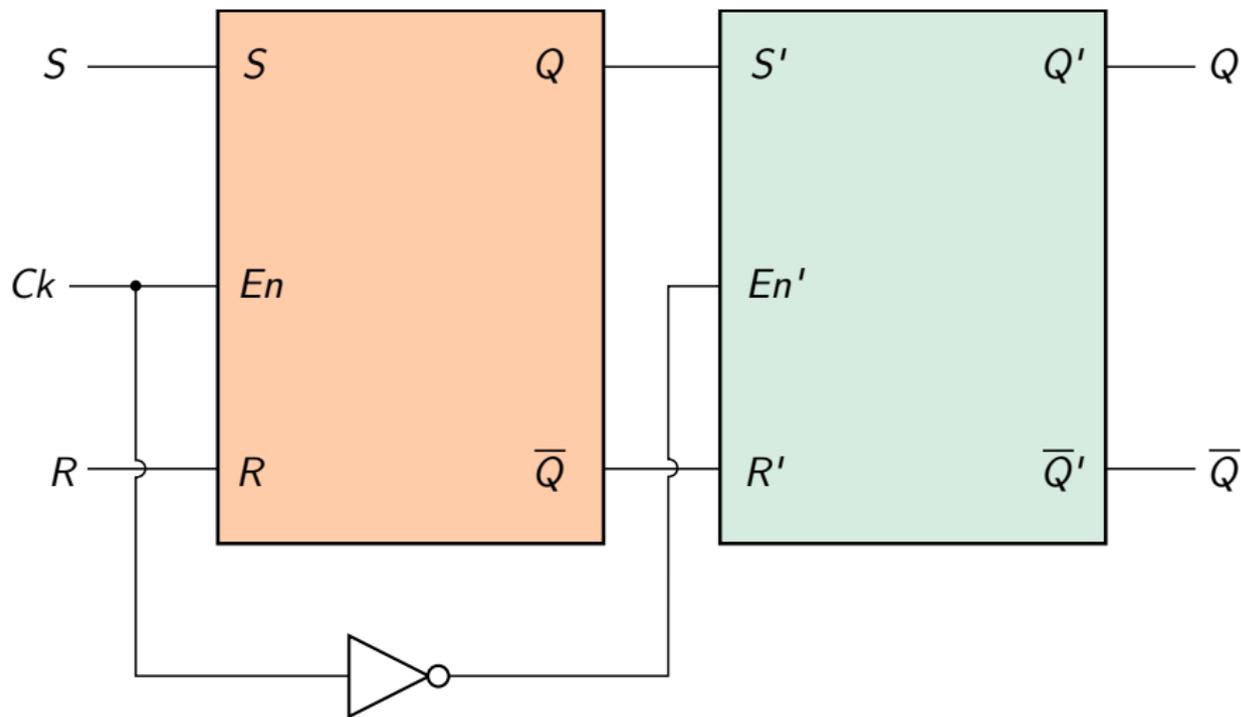
# FLIP-FLOPS

- Analise o comportamento do circuito abaixo.



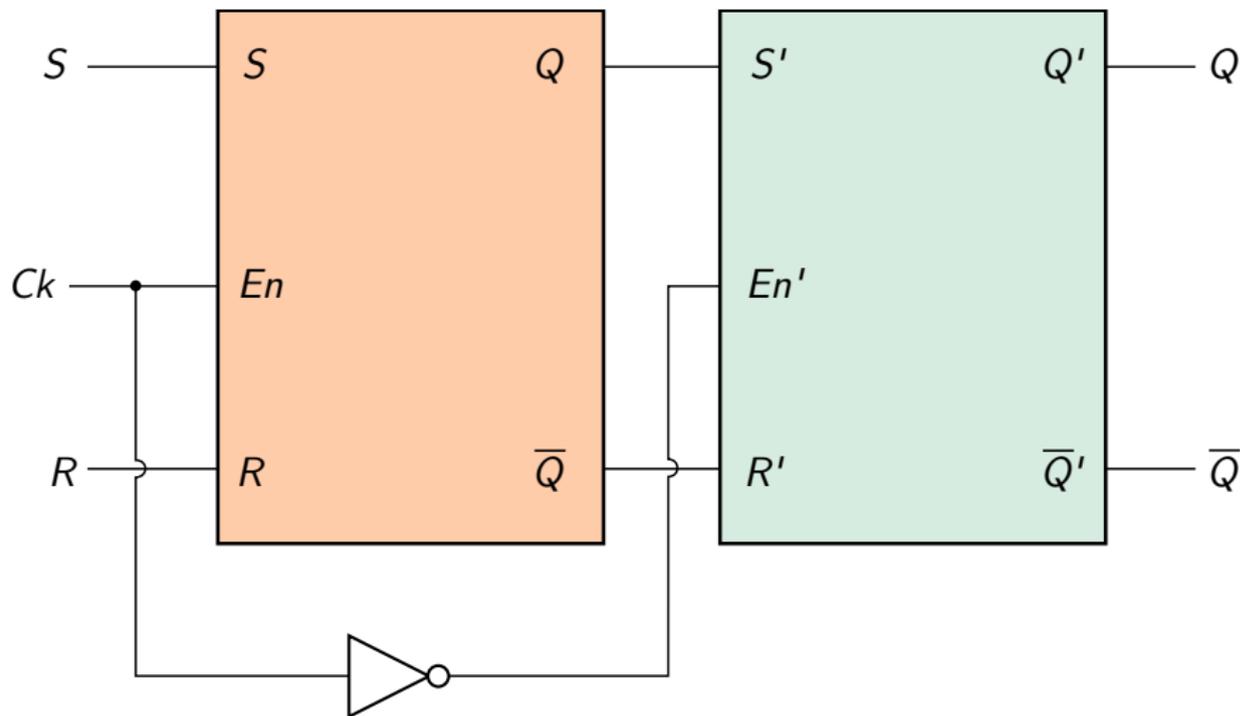
# FLIP-FLOPS

- Analise o comportamento do circuito abaixo.



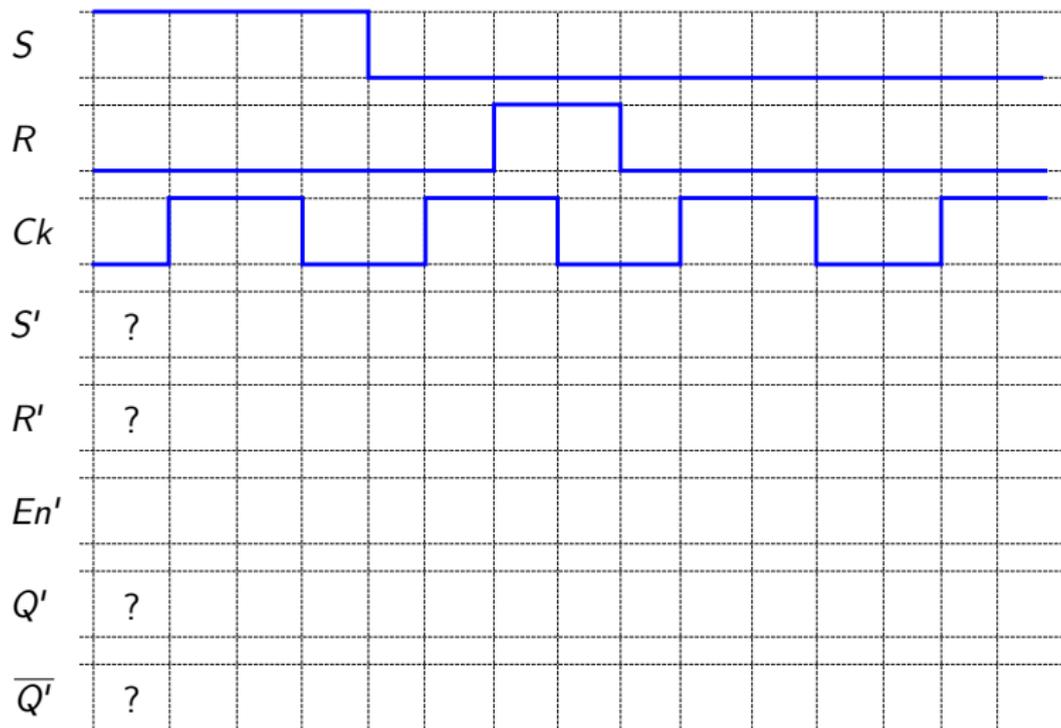
# FLIP-FLOPS

- Analise o comportamento do circuito abaixo.

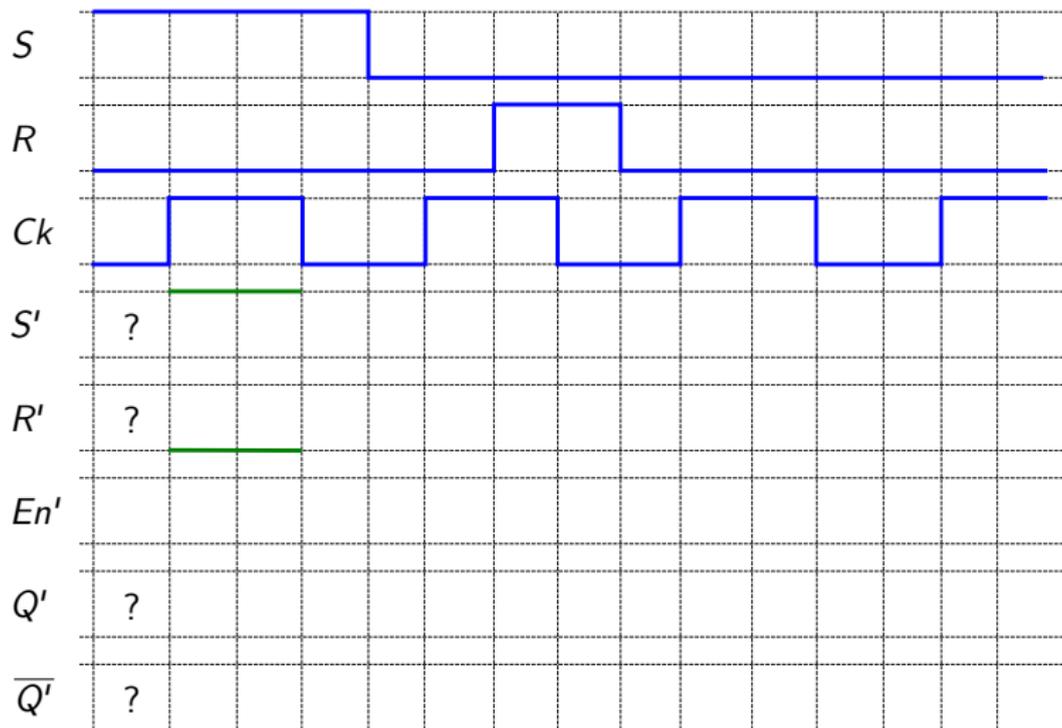


(Segundo conselho: use um diagrama de forma de onda)

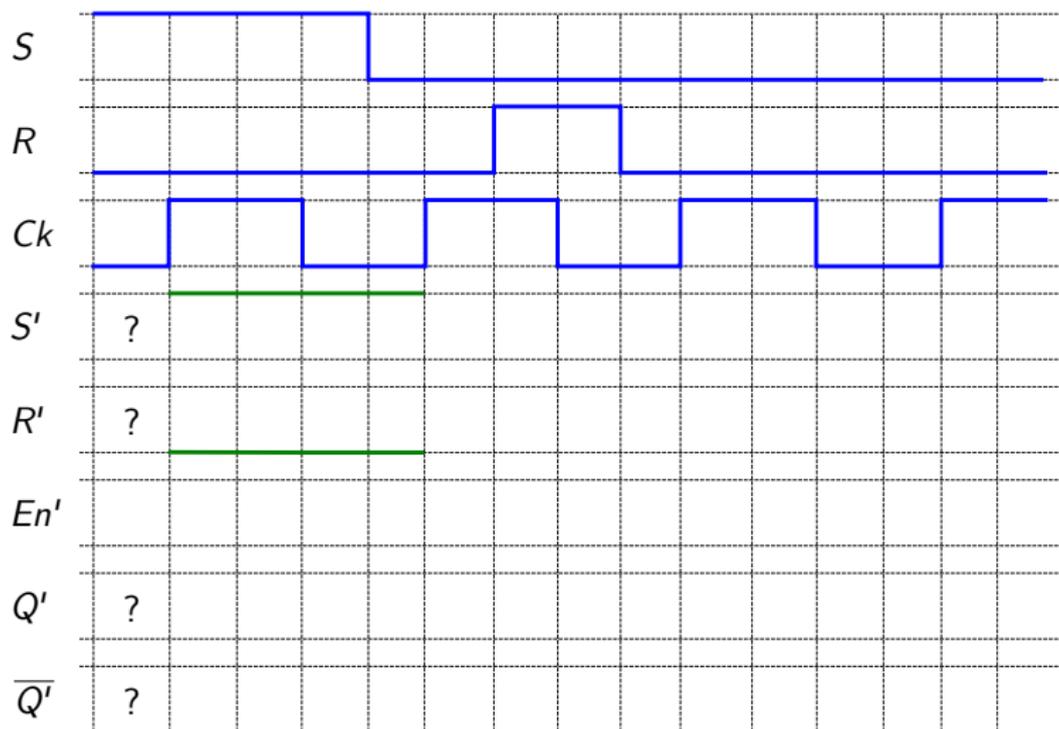
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



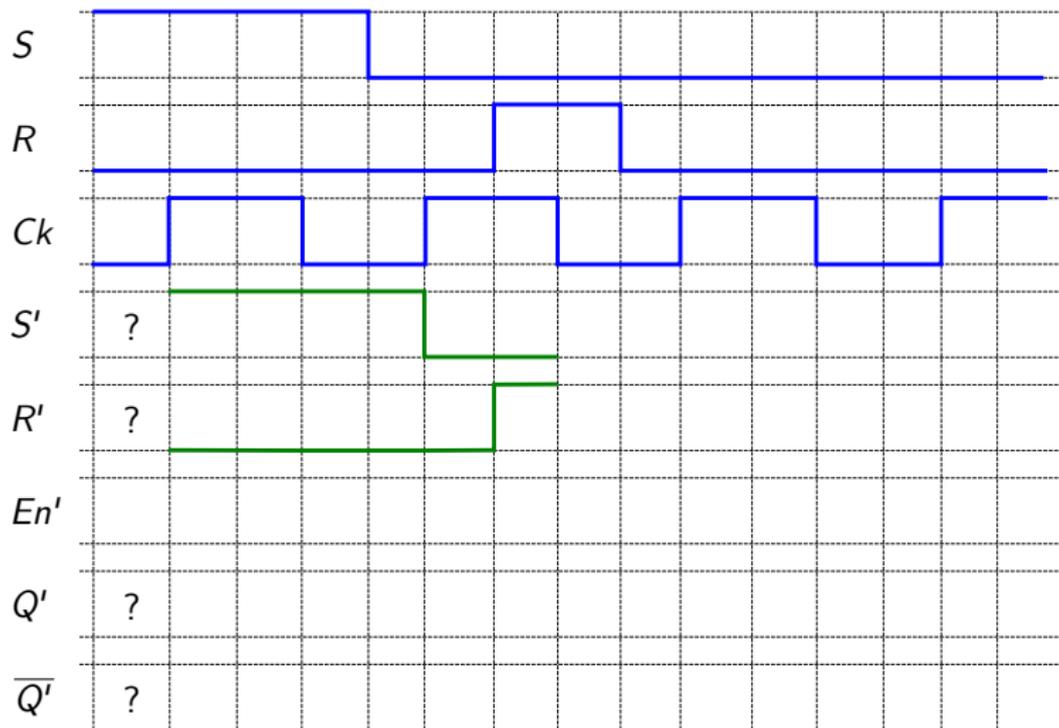
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



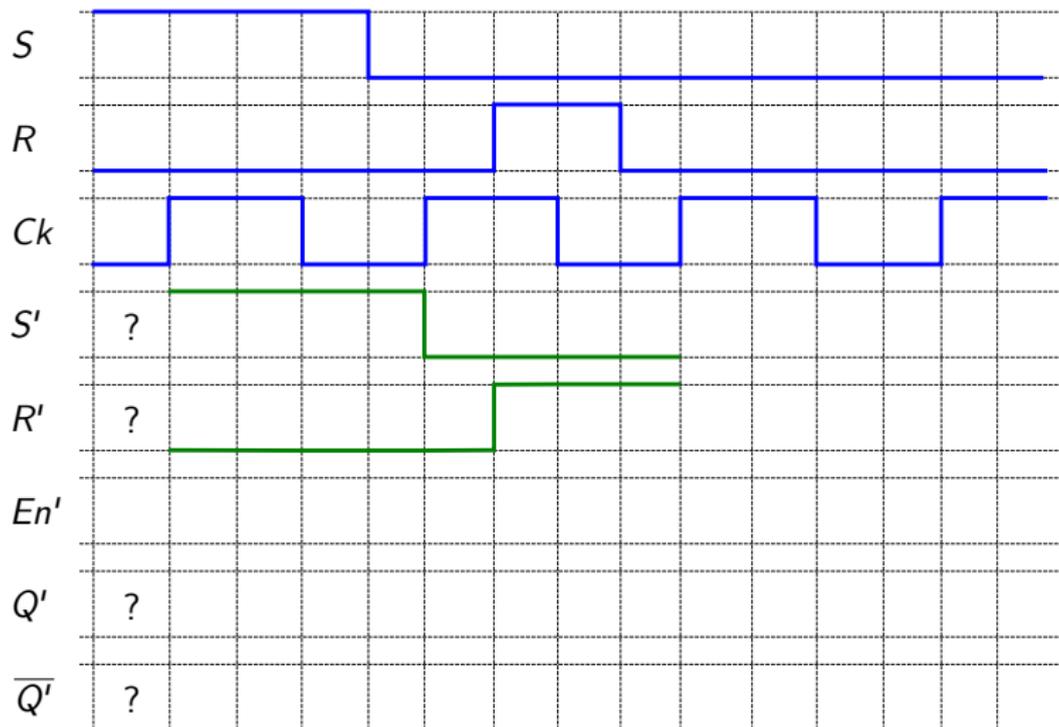
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



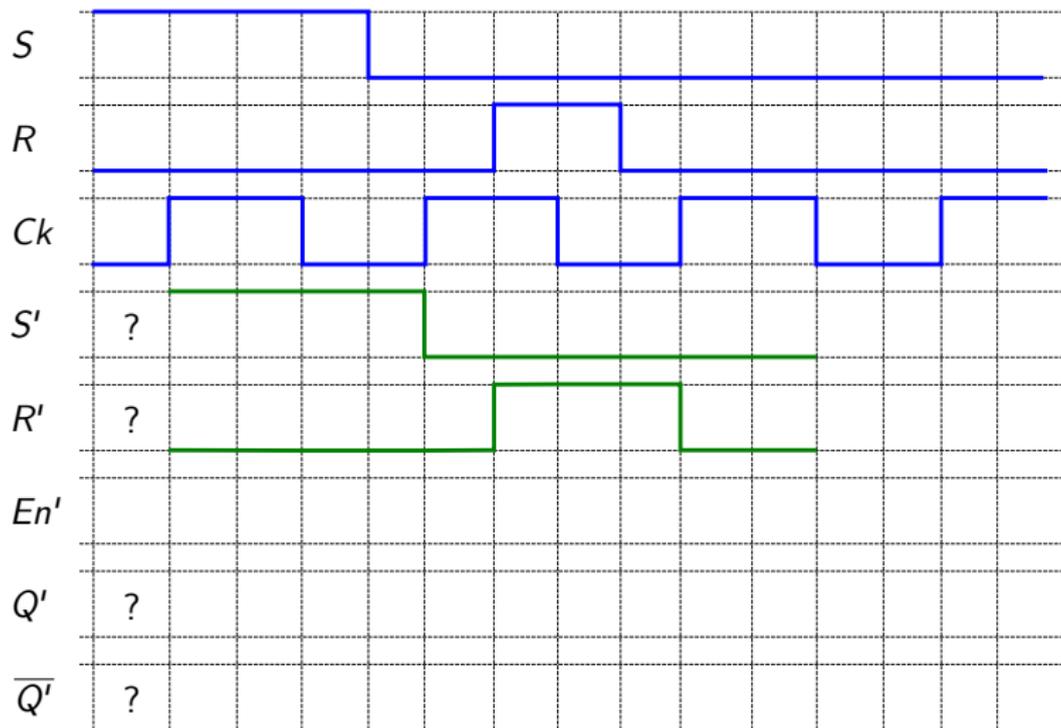
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



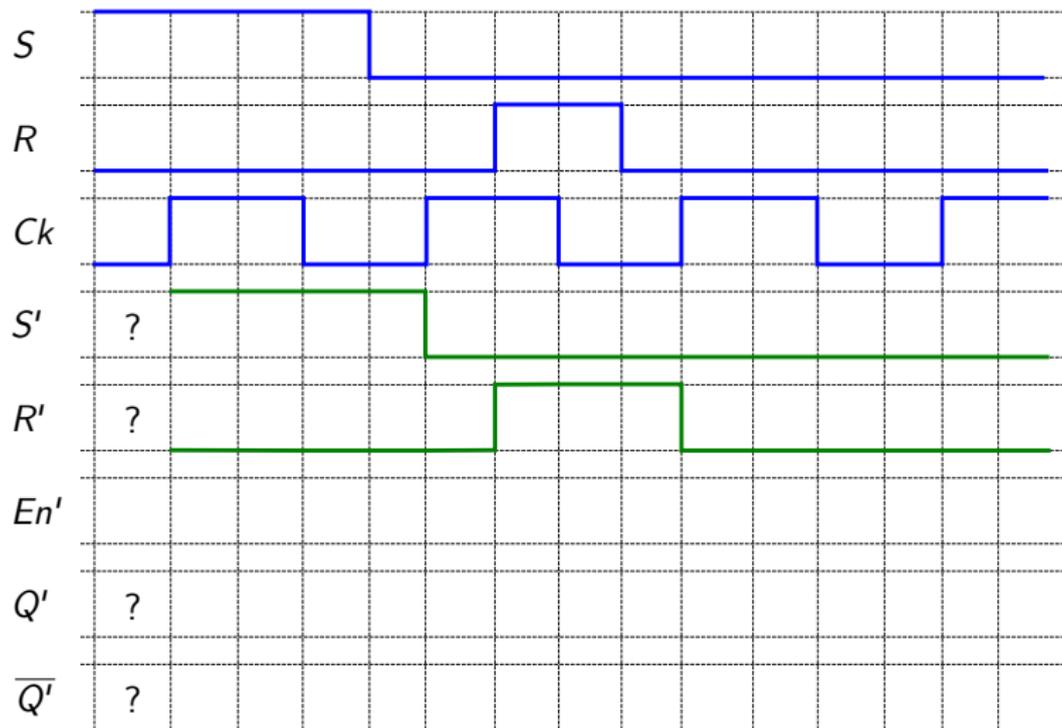
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



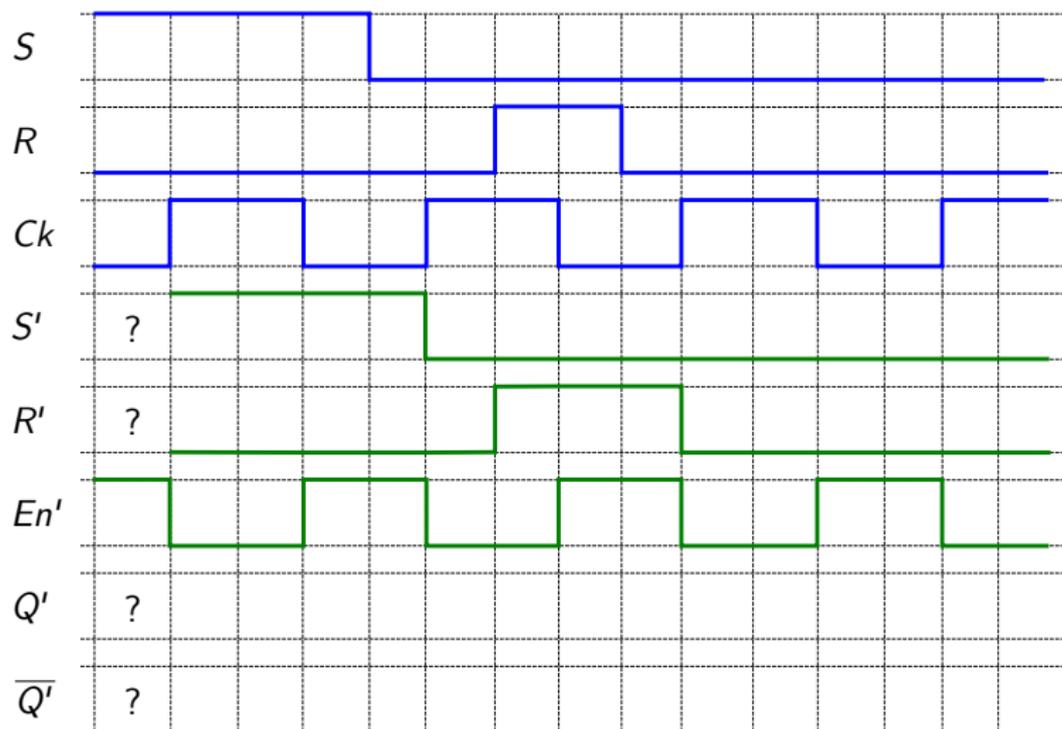
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



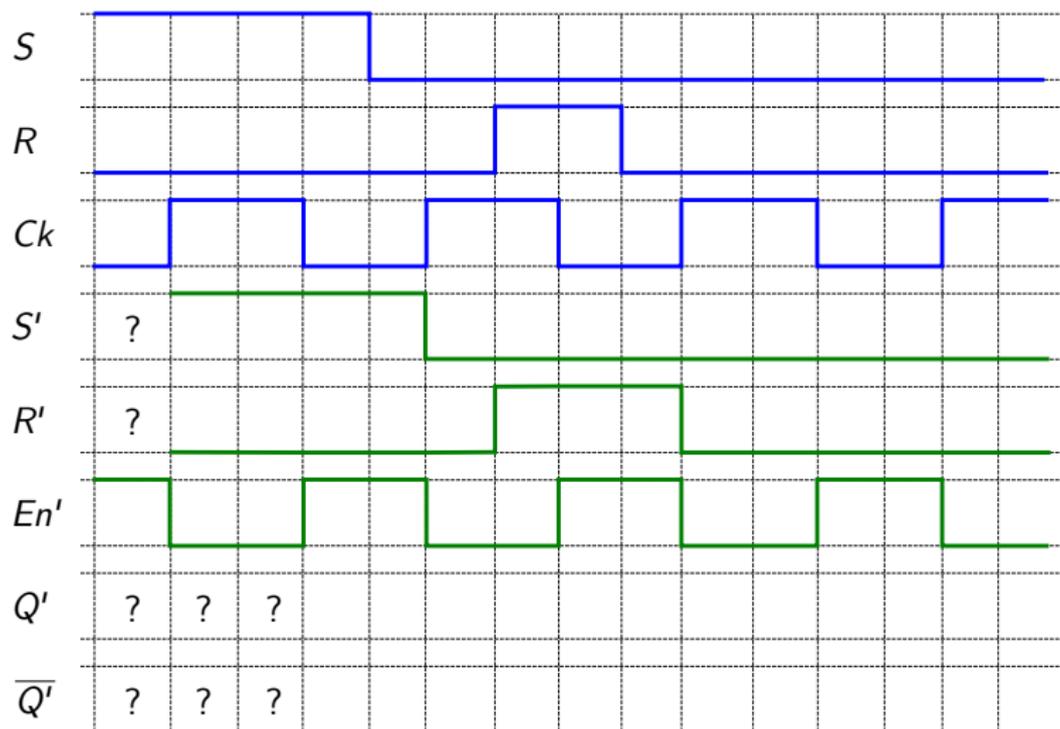
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



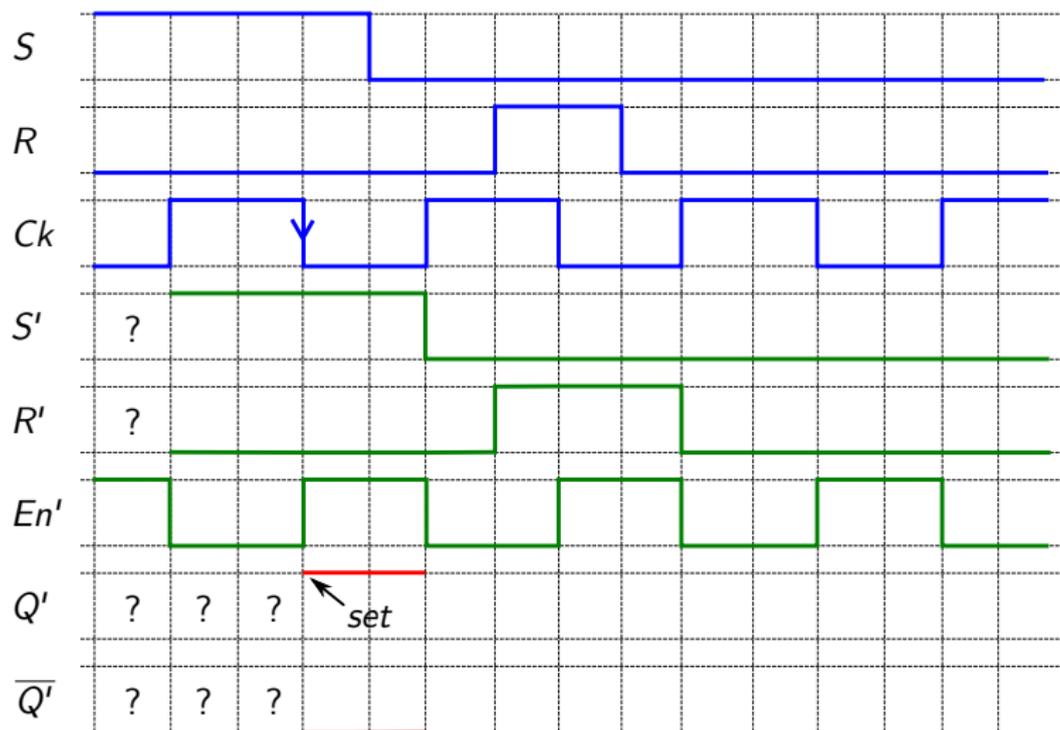
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



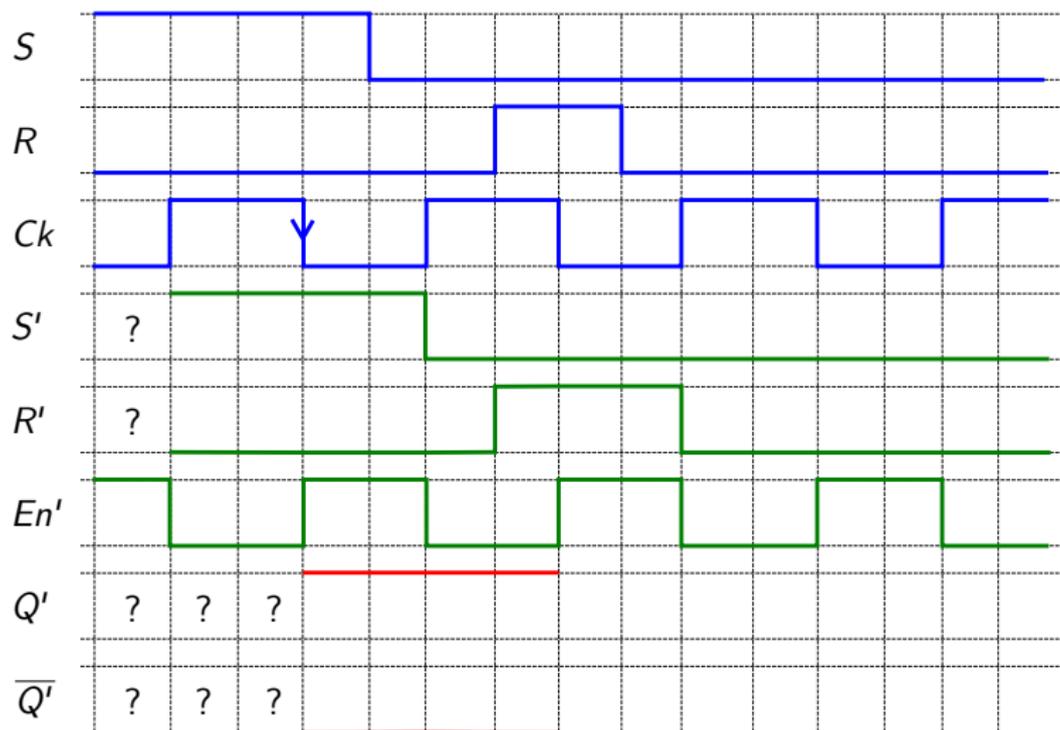
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



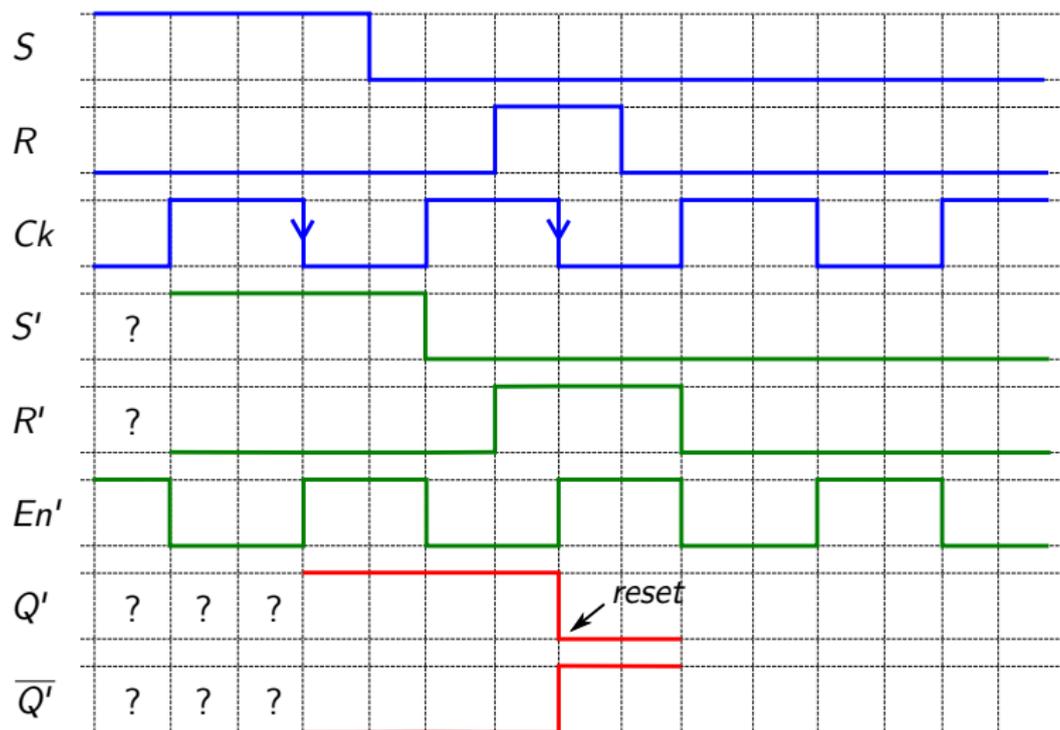
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



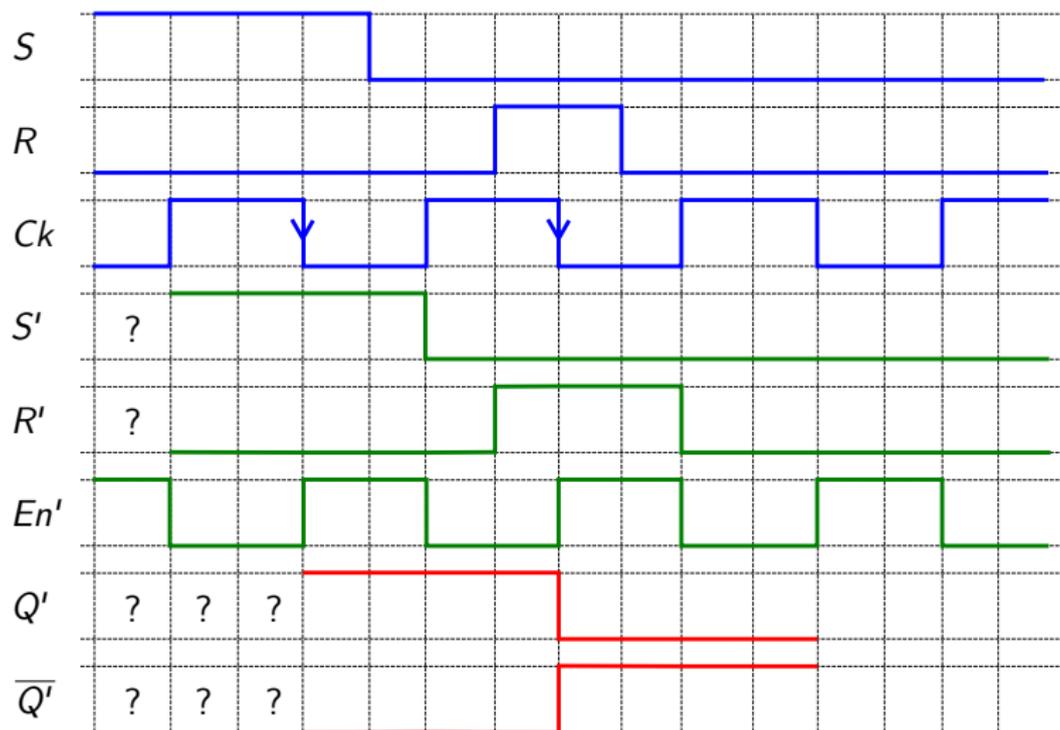
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



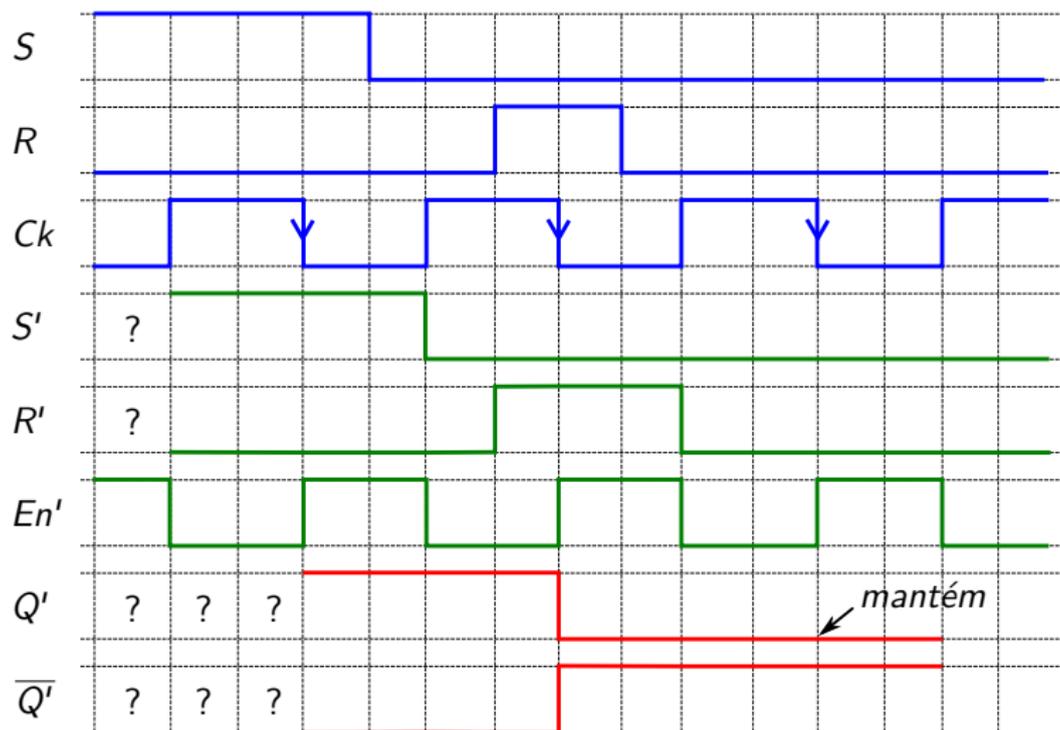
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



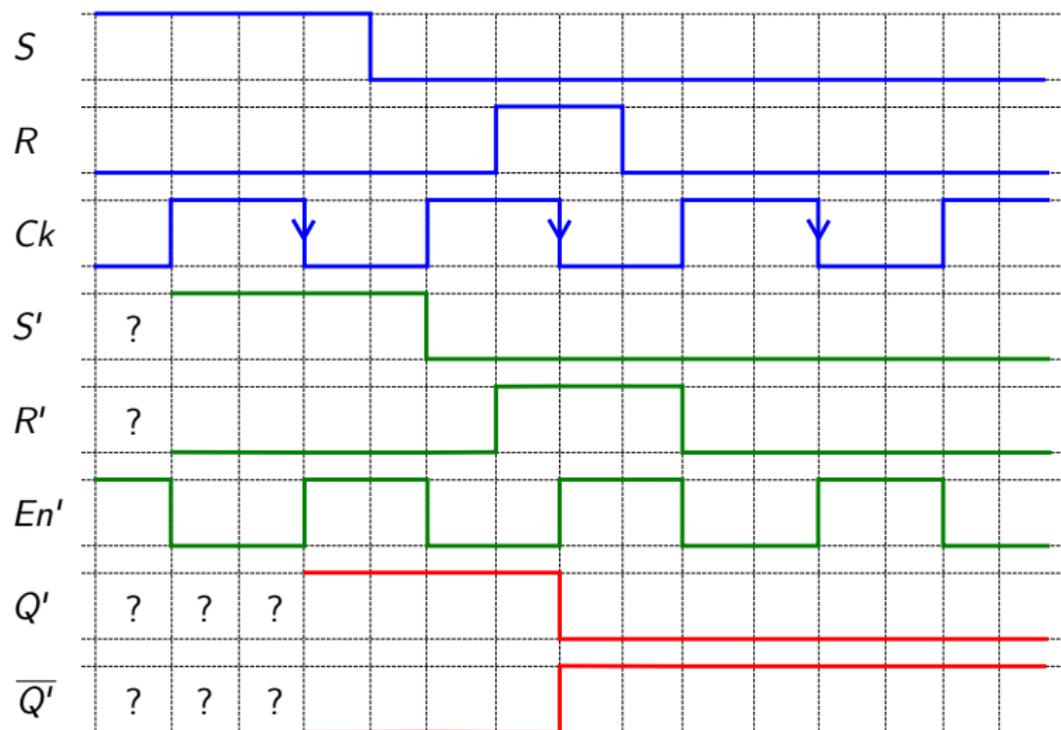
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



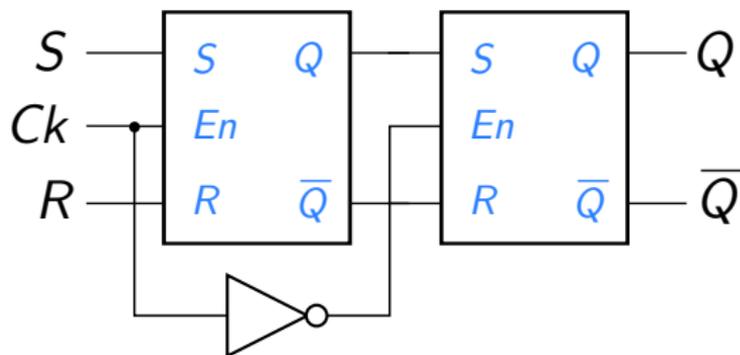
# FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



Sensível à borda de descida do clock!

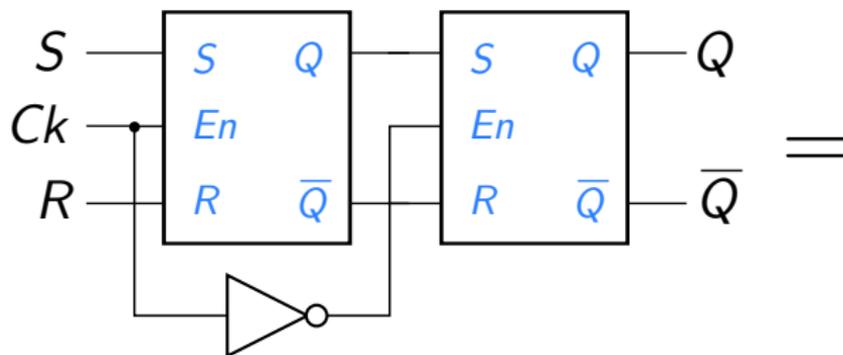
# FLIP-FLOP S-R

**Flip-flop S-R sensível à borda de descida do clock (borda negativa)**



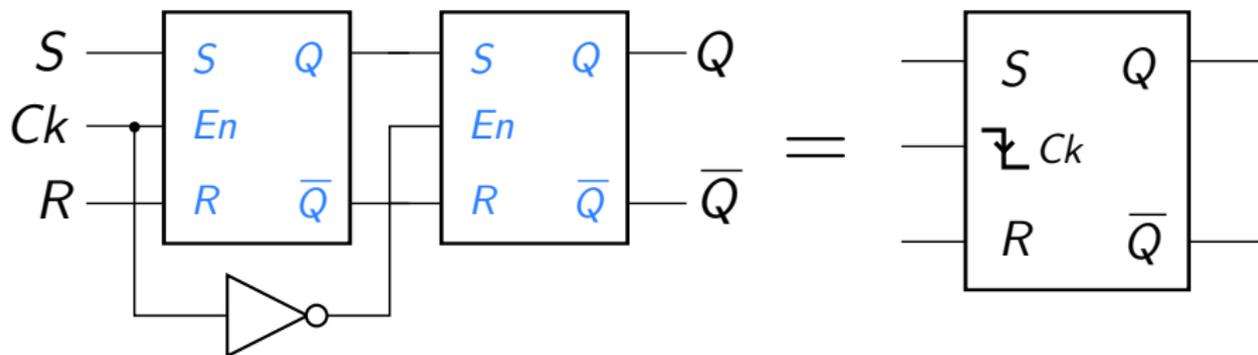
# FLIP-FLOP S-R

**Flip-flop S-R sensível à borda de descida do clock (borda negativa)**



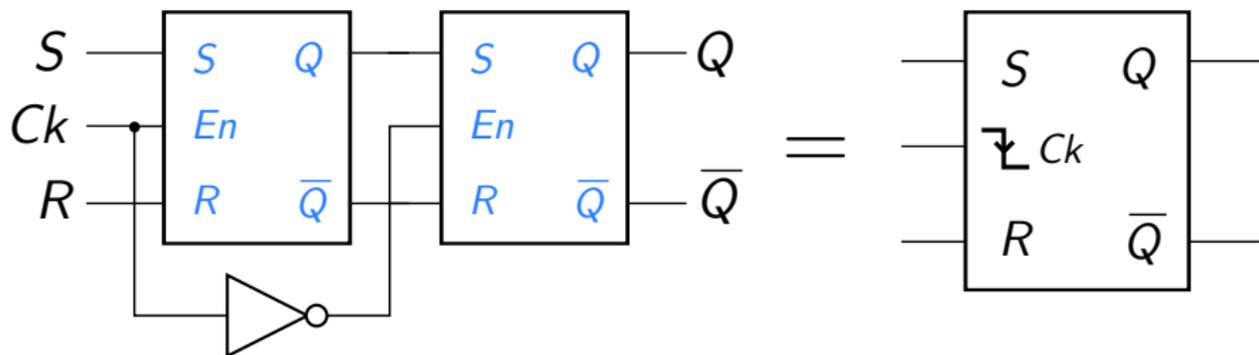
# FLIP-FLOP S-R

**Flip-flop S-R sensível à borda de descida do clock (borda negativa)**



# FLIP-FLOP S-R

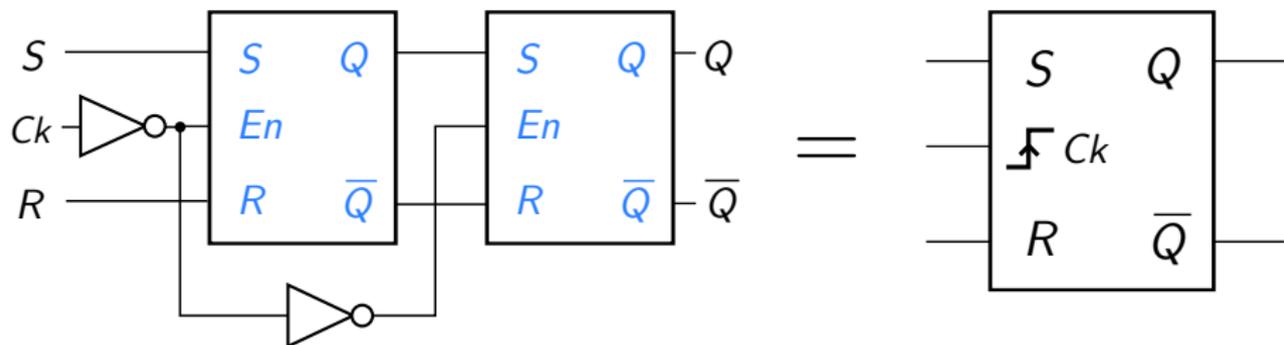
**Flip-flop S-R sensível à borda de descida do clock (borda negativa)**



S	R	Ck	$Q_i$	
0	0	?	$Q_{i-1}$	(mantem Q)
0	1	1→0	0	(reset Q)
1	0	1→0	1	(set Q)
1	1	1→0	X	(proibido)

# FLIP-FLOP S-R

**Flip-flop S-R sensível à borda de subida do clock (borda positiva)**



S	R	Ck	$Q_i$	
0	0	?	$Q_{i-1}$	(mantem Q)
0	1	0→1	0	(reset Q)
1	0	0→1	1	(set Q)
1	1	0→1	X	(proibido)

# FLIP-FLOP S-R: NOTAÇÃO

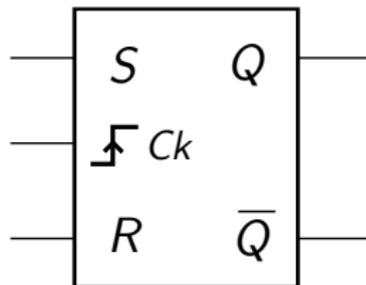
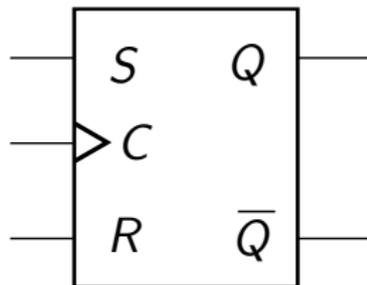
**Atenção:** o livro do Floyd adota notação diferente para os flip-flops

sens. à borda

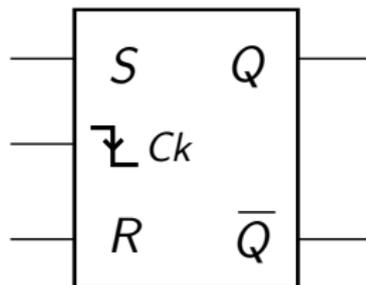
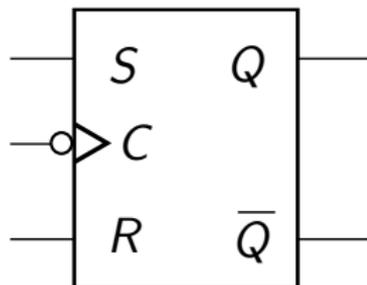
Floyd

slides

subida (positiva)



descida (negativa)



# FLIP-FLOP S-R: ENTRADAS PROIBIDAS

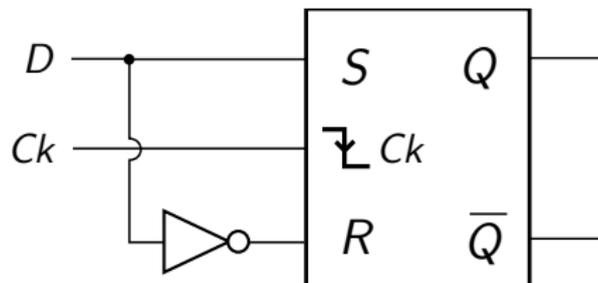
- Assim como o *latch* S-R e o *latch* S-R com enable, o flip-flop S-R não admite que ambas as entradas *S* e *R* estejam ativas quando a borda de descida/subida do clock é detectada.

# FLIP-FLOP S-R: ENTRADAS PROIBIDAS

- Assim como o *latch* S-R e o *latch* S-R com enable, o flip-flop S-R não admite que ambas as entradas  $S$  e  $R$  estejam ativas quando a borda de descida/subida do clock é detectada.
  - ▶ para um flip-flop S-R sensível à borda de subida, se  $S = 1$ ,  $R = 1$  e  $Ck$  fizer a transição  $0 \rightarrow 1$ , o circuito entra em oscilação descontrolada

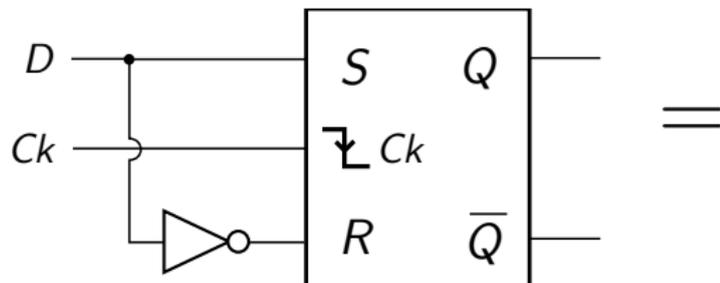
# FLIP-FLOP S-R: ENTRADAS PROIBIDAS

- Assim como o *latch* S-R e o *latch* S-R com enable, o flip-flop S-R não admite que ambas as entradas *S* e *R* estejam ativas quando a borda de descida/subida do clock é detectada.
  - para um flip-flop S-R sensível à borda de subida, se  $S = 1$ ,  $R = 1$  e  $Ck$  fizer a transição  $0 \rightarrow 1$ , o circuito entra em oscilação descontrolada
- Solução 1:** evitar que ambas as entradas fiquem em 1, fazendo um **flip-flop D**



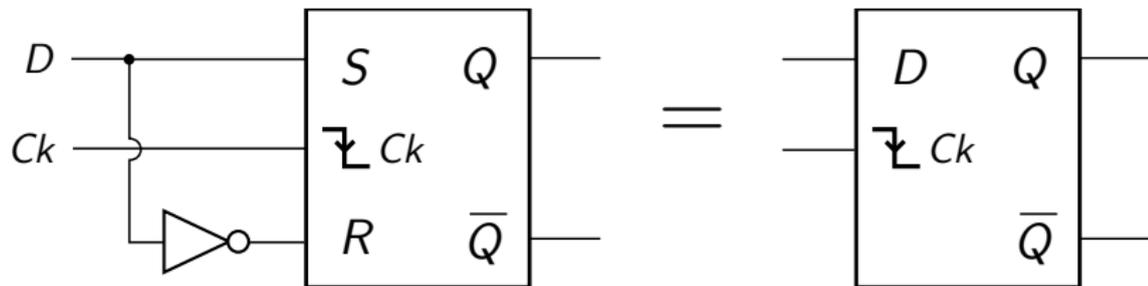
# FLIP-FLOP S-R: ENTRADAS PROIBIDAS

- Assim como o *latch* S-R e o *latch* S-R com enable, o flip-flop S-R não admite que ambas as entradas  $S$  e  $R$  estejam ativas quando a borda de descida/subida do clock é detectada.
  - para um flip-flop S-R sensível à borda de subida, se  $S = 1$ ,  $R = 1$  e  $Ck$  fizer a transição  $0 \rightarrow 1$ , o circuito entra em oscilação descontrolada
- Solução 1:** evitar que ambas as entradas fiquem em 1, fazendo um **flip-flop D**



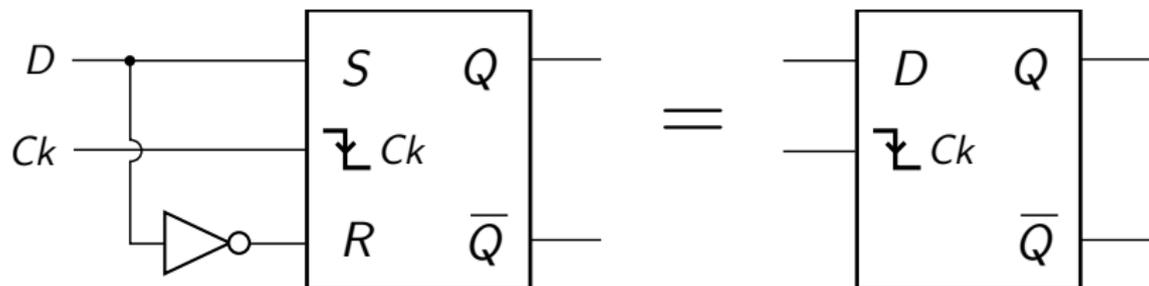
# FLIP-FLOP S-R: ENTRADAS PROIBIDAS

- Assim como o *latch* S-R e o *latch* S-R com enable, o flip-flop S-R não admite que ambas as entradas *S* e *R* estejam ativas quando a borda de descida/subida do clock é detectada.
  - para um flip-flop S-R sensível à borda de subida, se  $S = 1$ ,  $R = 1$  e  $Ck$  fizer a transição  $0 \rightarrow 1$ , o circuito entra em oscilação descontrolada
- Solução 1:** evitar que ambas as entradas fiquem em 1, fazendo um **flip-flop D**



# FLIP-FLOP D: MEMÓRIA SÍNCRONA DE 1 BIT

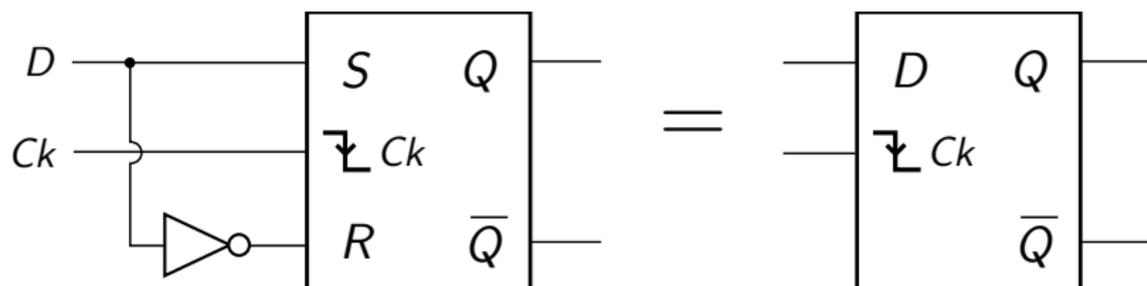
Flip-flop D sensível à borda de descida.



$D$	$Ck$	$Q_i$	
0	$1 \rightarrow 0$	0	(reset = armazena 0)
1	$1 \rightarrow 0$	1	(set = armazena 1)

# FLIP-FLOP D: MEMÓRIA SÍNCRONA DE 1 BIT

Flip-flop D sensível à borda de descida.



$D$	$Ck$	$Q_i$	
0	1→0	0	(reset = armazena 0)
1	1→0	1	(set = armazena 1)

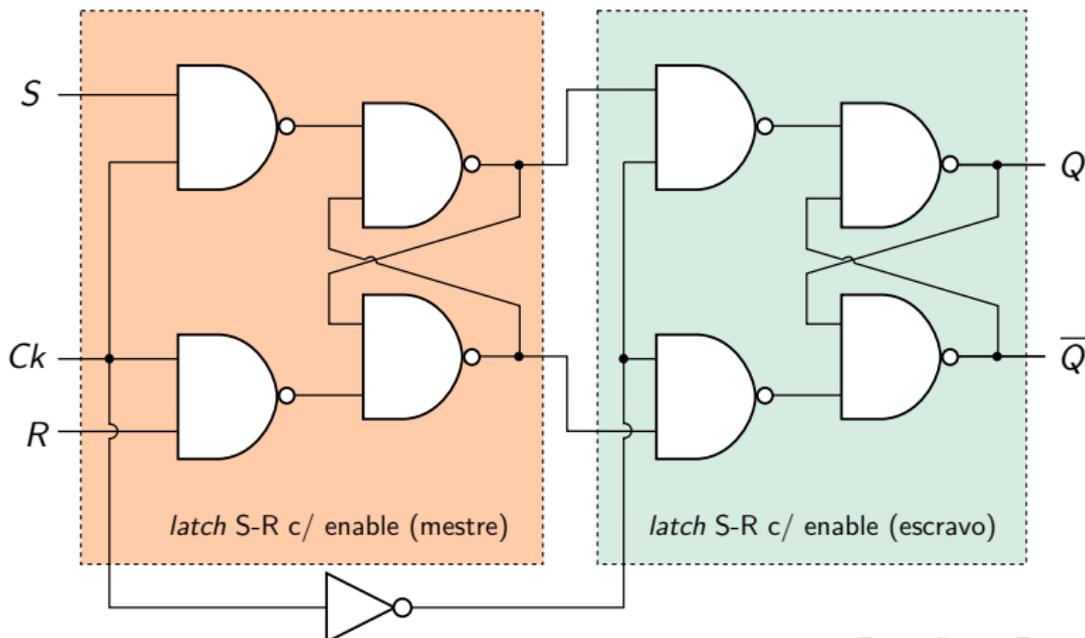
Se o circuito for feito com um flip-flop S-R sensível à borda de subida, o flip-flop D resultante terá tabela verdade:

$D$	$Ck$	$Q_i$	
0	0→1	0	(reset = armazena 0)
1	0→1	1	(set = armazena 1)

# FLIP-FLOP J-K

**Solução 2** para o problema do estado proibido no flip-flop S-R:

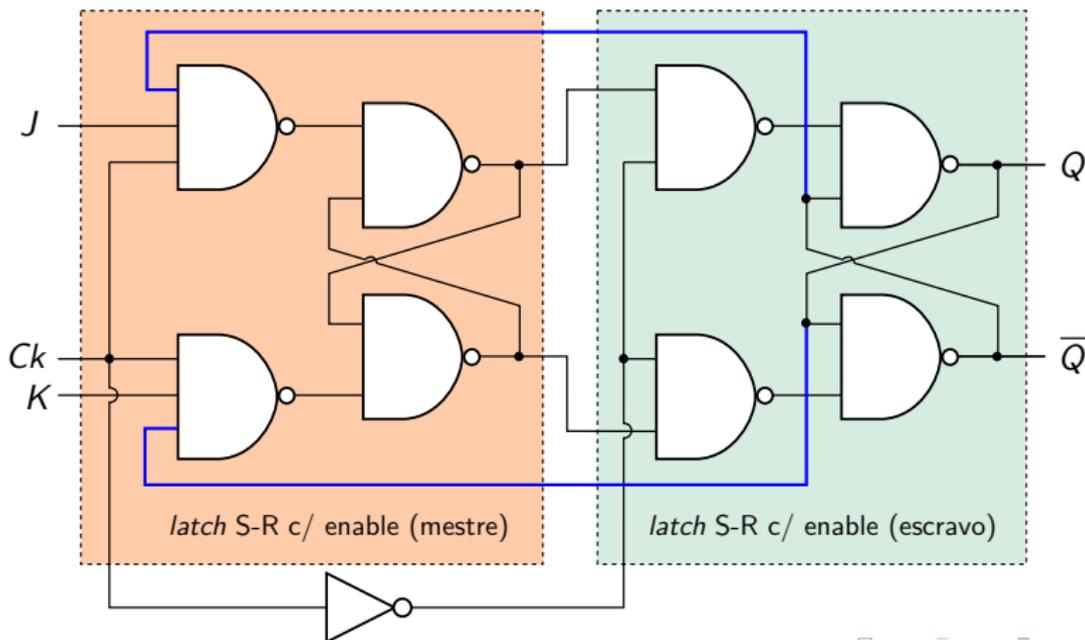
- no flip-flop D, perdemos uma entrada separada
- solução sem perder entradas:



# FLIP-FLOP J-K

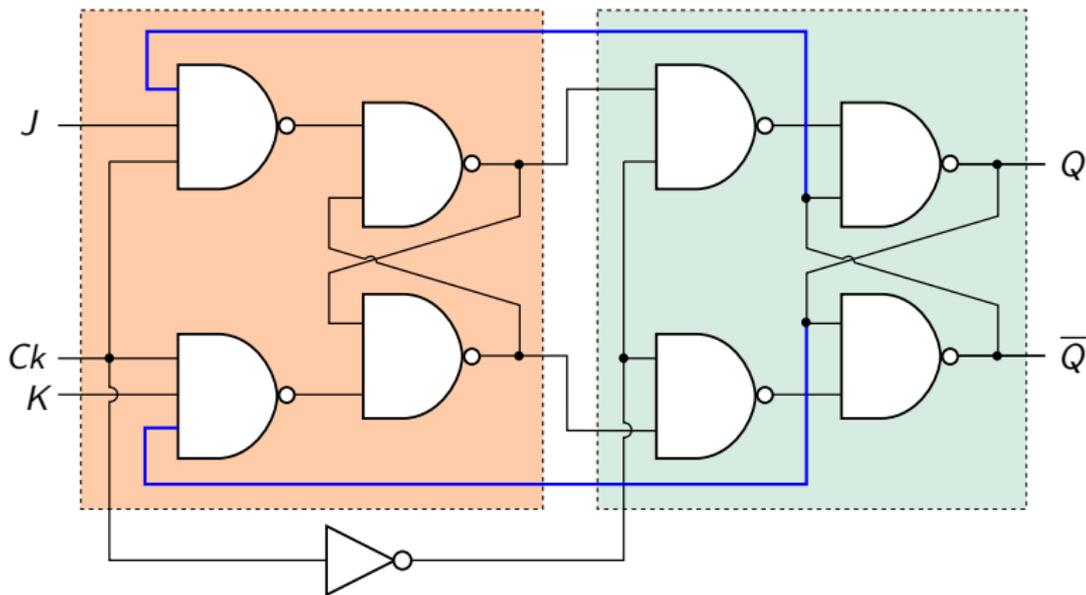
**Solução 2** para o problema do estado proibido no flip-flop S-R:

- no flip-flop D, perdemos uma entrada separada
- solução sem perder entradas:



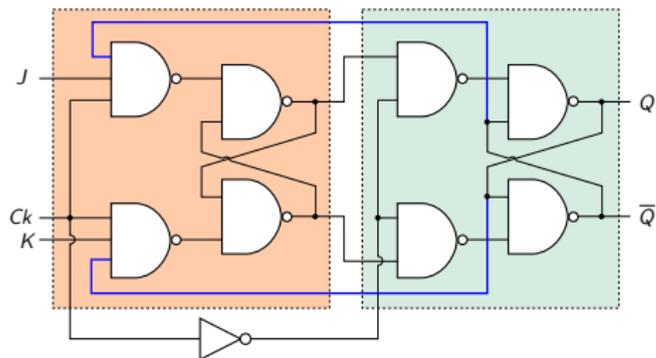
# FLIP-FLOP J-K

**Flip-flop J-K** (Jump-Kill): flip-flop S-R com inclusão de duas realimentações.

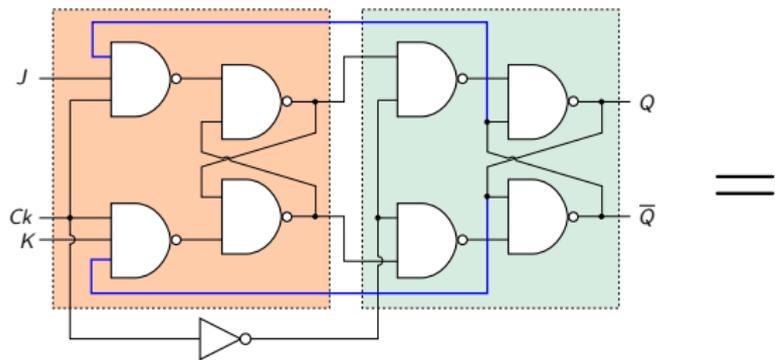


Análise: ver arquivo `circuits/flipflopJK.circ`

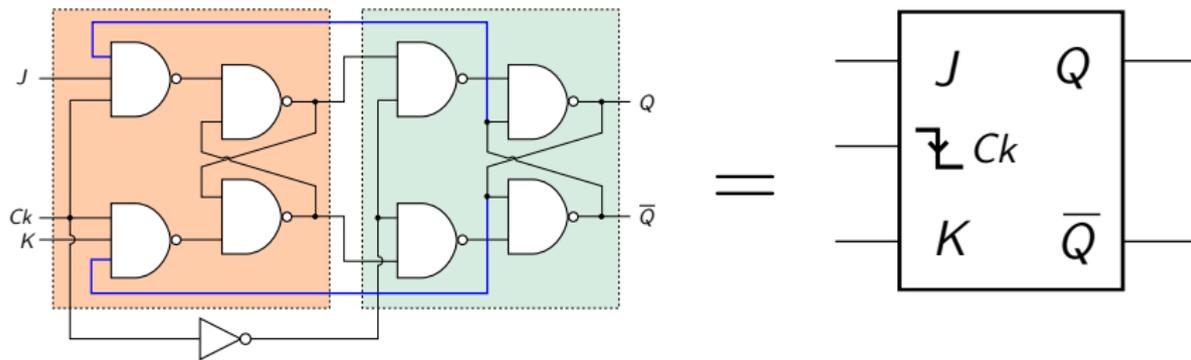
# FLIP-FLOP J-K: RESUMO



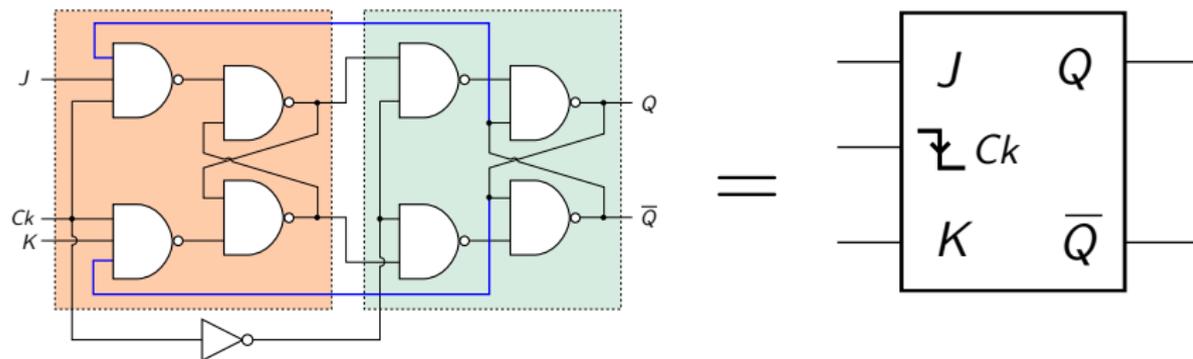
# FLIP-FLOP J-K: RESUMO



# FLIP-FLOP J-K: RESUMO

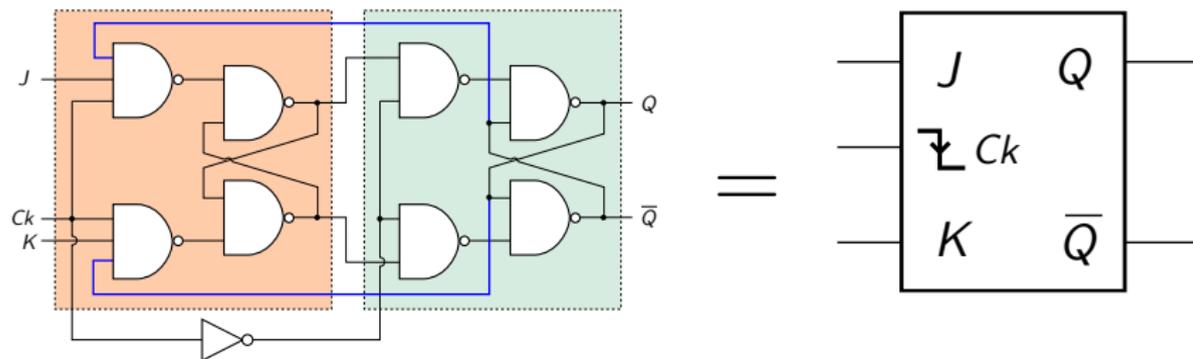


# FLIP-FLOP J-K: RESUMO



$J$	$K$	$Ck$	$Q_i$	$\overline{Q}_i$	
0	0	?	$Q_{i-1}$	$\overline{Q}_{i-1}$	(mantem)
0	1	$0 \rightarrow 1$	0	1	(kill = reset)
1	0	$0 \rightarrow 1$	1	0	(jump = set)

# FLIP-FLOP J-K: RESUMO



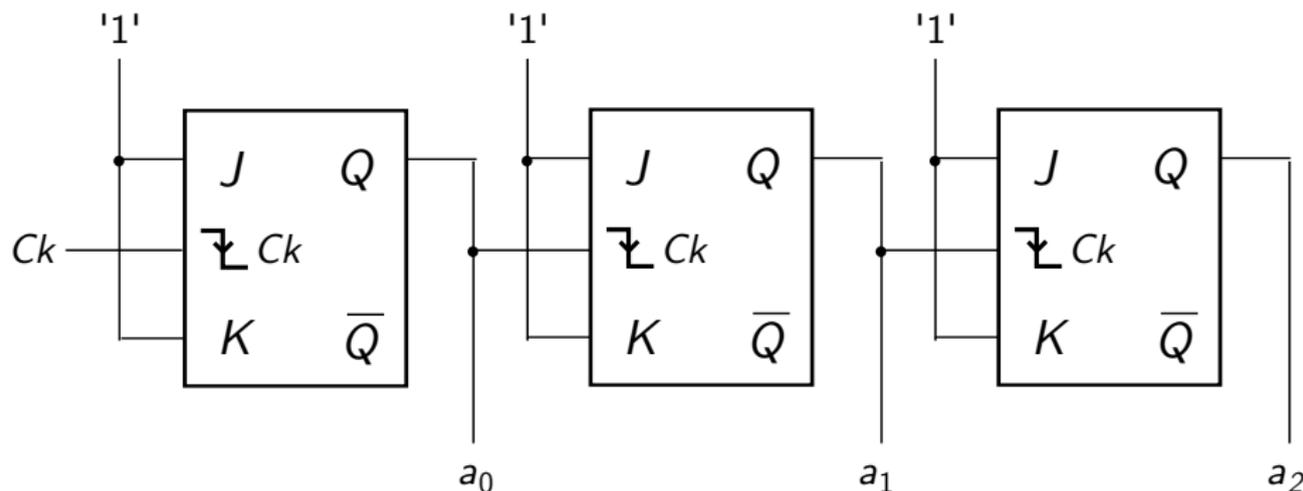
$J$	$K$	$Ck$	$Q_i$	$\overline{Q}_i$	
0	0	?	$Q_{i-1}$	$\overline{Q}_{i-1}$	(mantem)
0	1	$0 \rightarrow 1$	0	1	(kill = reset)
1	0	$0 \rightarrow 1$	1	0	(jump = set)
1	1	$0 \rightarrow 1$	$\overline{Q}_{i-1}$	$Q_{i-1}$	(inverte)

# FLIP-FLOP J-K: APLICAÇÃO

O que faz o circuito abaixo?

- entrada:  $Ck$
- saídas:  $a_2, a_1, a_0$

Suponha que o estado inicial de cada saída é 0.



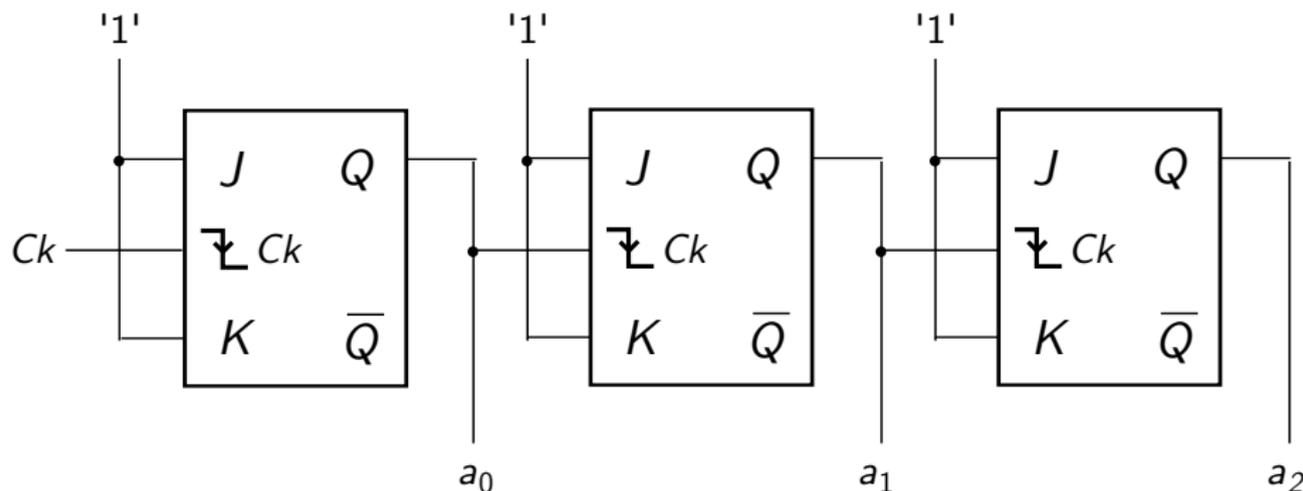
(Solução na lousa)

# FLIP-FLOP J-K: APLICAÇÃO

O que faz o circuito abaixo?

- entrada:  $Ck$
- saídas:  $a_2, a_1, a_0$

Suponha que o estado inicial de cada saída é 0.



(Solução na lousa) É um contador de 3 bits!

- Leia:  
[http://www.play-hookey.com/digital/sequential/rs\\_nand\\_flip-flop.html](http://www.play-hookey.com/digital/sequential/rs_nand_flip-flop.html)  
[http://www.play-hookey.com/digital/sequential/d\\_nand\\_flip-flop.html](http://www.play-hookey.com/digital/sequential/d_nand_flip-flop.html)  
[http://www.play-hookey.com/digital/sequential/jk\\_nand\\_flip-flop.html](http://www.play-hookey.com/digital/sequential/jk_nand_flip-flop.html)
- Exercícios do livro do Floyd: autotestes 5–8, problemas 8–13 e 15.
- Se necessário, ler seção 7-2
- **Para casa:** desenhar o diagrama completo do circuito do pisca-pisca de natal com 16 níveis (Aula 11), recebendo o clock como entrada. Você possui os seguintes componentes: um decodificador  $4 \times 16$  e flip-flops J-K.

- Leia:  
[http://www.play-hookey.com/digital/sequential/rs\\_nand\\_flip-flop.html](http://www.play-hookey.com/digital/sequential/rs_nand_flip-flop.html)  
[http://www.play-hookey.com/digital/sequential/d\\_nand\\_flip-flop.html](http://www.play-hookey.com/digital/sequential/d_nand_flip-flop.html)  
[http://www.play-hookey.com/digital/sequential/jk\\_nand\\_flip-flop.html](http://www.play-hookey.com/digital/sequential/jk_nand_flip-flop.html)
- Exercícios do livro do Floyd: autotestes 5–8, problemas 8–13 e 15.
- Se necessário, ler seção 7-2
- **Para casa:** desenhar o diagrama completo do circuito do pisca-pisca de natal com 16 níveis (Aula 11), recebendo o clock como entrada. Você possui os seguintes componentes: um decodificador  $4 \times 16$  e flip-flops J-K.
- So long, and thanks for all the fish!